

主要产品目录

(2025年8月)



北京强盛时代科技有限公司

www.qiangshengsd-bj.cn

2024 年嵌入式平台产品手册目录

产品型号	产品描述	页码
1-FMC 标准子卡类—基带信号产品		
FMC1220	基于 FMC 标准的 2 路 500M 14 位 AD 采集+2 路 2.5G 14 位 DA 子卡	1-1
FMC1210	基于 VITA57.1 的 2 路 1G AD 采集、2 路 2.5G DA 子卡	1-2
FMC1230	基于 VITA57.1 的 2 路 3GS/SPS AD 采集、2 路 12.6G DA 子卡	1-3
FMC1470	基于 VITA57.1 的 1 路 6G AD 采集、1 路 6G DA 回放 FMC 子卡	1-4
FMC1370	基于 VITA57.4 标准的 4 路 2G/2.6G/3G 14 位 AD 采集子卡	1-5
FMC1340	基于 VITA57.4 标准的 4 通道 3.2GS/SPS (2 通道 6.4GS/SPS) 12 位 AD 采集子卡	1-6
FMC1400	基于 VITA57.4 标准的 1 路 10.4GS/SPS(2 路 5.2GS/SPS) 12 位 AD 采集子卡	1-7
FMC1310	基于 VITA57.4 标准的 4 通道 12.6GS/SPS 16 位 DA 子卡 (2 片 AD9176 3GHz 瞬时带宽)	1-8
FMC1320	基于 VITA57.4 标准的 2 通道 12GS/SPS 16 位 DA 子卡 (2 片 AD9162 2.5GHz 数据率)	1-9
FMC1480	基于 FMC 非标准的 8 路 1G 14 位 AD 同步采集子卡	1-10
FMC1280	基于 VITA57.1 标准的 8 通道 250MS/SPS 16 位 AD 采集 FMC 子卡	1-11
FMC1290	基于 VITA57.1 标准的 JESD204B 接口 8 通道 125MS/SPS 16 位 AD 采集 FMC 子卡	1-12
FMC1300	基于 FMC 标准的 8 通道 125MS/SPS 14 位 AD 直流耦合采集子卡	1-13
FMC1360	基于 VITA57.1 标准的 4 通道 250MS/SPS 16 位 AD 采集 FMC 子卡	1-14
FMC1390	基于 VITA57.1 标准的 4 路 1G 14 位 AD 采集子卡	1-15
FMC1760	基于 VITA57.4 标准的 6 路 3G 14 位 AD 采集子卡	1-16
FMC1249	基于 VITA57.4 标准的 4 路 3G 14 位 AD 采集子卡	1-17
FMC8242	基于 VITA57.1 的 3 路 3GS/SPS AD 采集、2 路 12G DA 子卡	1-18
FMC908x	基于 VITA57.1 的 4 路 4GS/SPS AD 采集、4 路 12G DA 子卡	1-19
FMC9173	基于 VITA57.4 标准的 4 通道 12G 16 位 DA 采集子卡	1-20
FMC7444	基于 VITA57.4 标准的 4 通道 3G 14 位 AD 采集子卡	1-21
2-PCIe 侧插卡类——数据传输产品		
PCIe1010	基于 Kintex-7 FPGA 的 PCIe 侧插卡 (可搭配各 FMC 子卡)	2-1
PCIe1020	基于 Kintex7 系列 FPGA 的 4 路 10G 光纤 PCIe 侧插卡	2-2
PCIe2020	基于 Kintex UltraScale 系列 FPGA 高性能 PCIe 侧插卡 (可搭配各 FMC 子卡)	2-3
PCIe2320	基于 Kintex UltraScale 系列 FPGA 的 2 路 40G 光纤 PCIe 侧插卡	2-4
PCIe2070	基于 Zynq UltraScale+ 系列 FPGA 高性能 PCIe 侧插卡 (可搭配各 FMC 子卡)	2-5
PCIe2080	基于 VU9P/VU13P 系列 FPGA 高性能 PCIe 侧插卡 (可搭配各 FMC 子卡)	2-6
PCIE_RFSOC	基于 PCIE 的 RFSOC47DR FPGA 的基带信号处理板	2-7
PCIE2084	基于 VU9P/VU13P 系列 FPGA 的 4 路 100G 光纤卡	2-8
3-标准工业/军用总线类—数据处理产品		
PXIE2320	基于 PXIE 总线架构的 Kintex UltraScale 系列 FPGA 高性能数据预处理板卡	3-1A
PXIE2330	基于 PXIE 总线架构的高速 SSD 存储卡	3-1B
PXIE0300	基于 PXIE 总线架构的 Kintex7 系列 FPGA 高性能数据预处理板卡	3-1C

VPX2320	基于 3U VPX 总线架构的 Kintex UltraScale 系列 FPGA 高性能数据预处理板卡	3-2
VPX6100	基于 6U VPX 总线架构的 V7 FPGA+C6678 DSP 高性能实时信号处理板卡	3-3
VPX2630	基于 KU115 FPGA+Zynq FPGA 的 6U VPX 通用超宽带实时信号处理板卡	3-4
VPX2631	基于 KU115+Zynq 的 4 路 3GHz 瞬时带宽数字基带信号处理板	3-5
VPX2632	基于 KU115+KU085+4 片 AD9176 的 6U VPX 4 通道 3G 瞬时带宽基带处理板	3-6
VPX2633	基于 RFSOC XCZU47DR 的 6U VPX 尺寸基带信号处理平台 8 收 8 发基带处理板	3-7
VPX1610	基于 6U VPX 总线架构的 SATA3 高性能数据存储板(K7325T+8SATA)	3-8
VPX1611	基于 6U VPX 总线架构的 SATA3 高性能数据存储板(K7325T+4SATA)	3-9
VPX2634	基于 6U VPX 总线架构的 VU9P+ZU9EG+双 FMC 数据处理板	3-10
VPX47DR	基于 6U VPX 架构的 RFSOC VU9P 的 FPGA 的基带信号处理板	3-11

4-定制化非标准类—数据处理产品

TES2400	基于 Kintex UltraScale FPGA+C6678 DSP 的基带信号处理板(KU060+C6678)	4-1
TES2410	基于 Vintex UltraScale+ FPGA 的信号处理板(VU13P)	4-2
TES2430	基于 Vintex UltraScale+ FPGA+C6678 DSP 的基带信号处理板(VU9P+C6678)	4-3
TES6001	基于 Kintex7 FPGA+C6678 DSP 的信号处理板	4-4
RF47DR-8R8T-V10	基于 RFSOC 的基带信号处理板(兼容 XCZU27DR)	4-5
RF47DR-8R8T-V11	基于 RFSOC 的基带信号处理板(兼容 XCZU27DR)	4-6
RF47DR-8R8T-V20	基于 RFSOC 的基带信号处理板(兼容 XCZU27DR)	4-7
ZYNQ7-2ADC	基于 ZYNQ7 FPGA 的 ADDA 信号处理板	4-8
ZU9EG-2ADC	基于 ZU9EG FPGA 的 ADDA 信号处理板	4-9
RF47DR-8R8T-V30	基于 RFSOC 的基带信号处理板(兼容 XCZU27DR)	4-10
RF47DR-8R8T-V40	基于 RFSOC 的基带信号处理板(兼容 XCZU27DR)	4-11
RF47DR-VU9P-V10	基于 RFSOC 47DR+VU9P 的基带信号处理板(兼容 XCZU27DR/兼容 VU13P)	4-12
RFSOC16R16T_V10	基于双 RFSOC 47DR 16 收 16 发同步功能的基带信号处理板(兼容 XCZU27DR)	4-13
RFSOC_SYNC_V10	用于 RFSOC 的 32 收 32 发同步板 (支持 64/128 等收发定制)	4-14

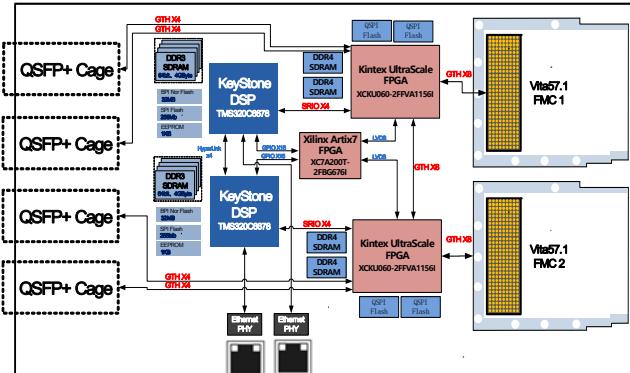
5-国产化类—数据处理产品

VPX1611-GC	基于 6U VPX 总线架构的 SATA3 高性能数据存储板 (国产率 100%)	5-1
VPX1330-GC	基于 3U VPX 总线架构的双国产 DSP 信号处理板(飞腾 FT-M6678) (国产率 100%)	5-2
VPX2631-GC	基于 KU115+KU085+4 片 AD9176 的 6U VPX 尺寸 4 通道 3G 瞬时带宽基带信号处理板 (国产率 95%)	5-3
VPX2632-GC	基于 KU115+KU115+C6678+3 片 AD9176 的 6U VPX 尺寸基带信号处理板(国产率 95%)	5-4
VPX2633-GC	基于国产复旦微 JFMZQ28DR 的 6U VPX 尺寸基带信号处理平台 (国产率 100%)	5-5
PCIE2080-GC	基于国产复旦微 VU9P/VU13P 系列 FPGA FMC PCIe 侧插卡 (国产率 100%)	5-6
RFVU3P-8R8T-V10	基于国产复旦微射频 FPGA 8 收 10 收的 RFVU3P 系列 PCIe 侧插卡 (国产率 100%)	5-7
FMC1249	基于国产芯片的 4 路 3G ADC 的 FMC 子卡 (国产率 100%)	5-8
FMC8242	基于国产芯片的 3 路 3G ADC+2 路 12G DAC 的 FMC 子卡 (国产率 100%)	5-9
PCIE7045-GC	基于国产复旦微 JFQL7045/7100 系列 FPGA FMC PCIe 侧插卡 (国产率 100%)	5-10
FMC9173	基于 VITA57.4 标准的 4 路 12G 16 位 DA 采集子卡 (主芯片进口, 其余可支持全部国产)	5-11
FMC7444	基于 VITA57.4 标准的 4 通道 3G 14 位 AD 采集子卡 (100%国产率)	5-12
ZYNQ-VU3P-GC	基于复旦微 ZYNQ7015+VU3P 的双 FMC 基带信号处理平台 (国产率 100%)	5-13

ZYNQ7100-2ADC-GC	基于 ZYNQ7100 FPGA 的 ADDA 信号处理板 (国产率 100%)	5-14
FMC9164	基于 VITA57.4 标准的 2 通道 12G 16 位全国产化 DA 子卡 (100%国产率)	5-15
6-系统类-采集回放系列		
PCIE6GADDA	基于 PCIe 侧插卡的 6G 单通道 AD 采集 DA 回放系统	6-1
PCIE3GADDA	基于 PCIe 侧插卡的 3G 双通道 AD 采集 DA 回放系统	6-2
PCIE1GADDA	基于 PCIe 侧插卡的 1G 双通道 AD 采集 DA 回放系统	6-3
PCIE3GADX4	基于 PCIe 侧插卡的 3G 四通道 AD 采集系统	6-4
PCIE1GADX4	基于 PCIe 侧插卡的 1G 四通道 AD 采集系统	6-5
PCIE125MADX8	基于 PCIe 侧插卡的 125M 八通道 AD 采集系统	6-6
PCIE4G8R8T	基于 PXIE 或 VPX 的 8 收 8 发采集回放系统	6-7
PXIE_SLOT9	PXIE 3U 9 槽机箱设备	6-8
RF_PL19	19 寸可上架收发机	6-9
SYS_RF2401	探测用雷达系统	6-10

基于 Kintex UltraScale FPGA+C6678 DSP 的基带信号处理板

TES2400



技术指标

- 2 个多核 DSP 处理节点: TMS320C6678;
- 2 个 Kintex UltraScale 系列 FPGA 处理节点: XCKU060;
- 处理性能:
 - DSP 定点运算: 40GMAC/Core*16=640GMAC;
 - DSP 浮点运算: 20GFLOPs/Core*16=320GFLOPs;
- 存储性能:
 - DSP 处理节点: 4GByte DDR3-1333 SDRAM;
 - DSP 处理节点: 4GByte Nand Flash;
 - FPGA 处理节点: 每组 2GByte DDR4 SDRAM;
- 互联性能:
 - DSP 与 DSP: HyperLink x4@5Gbps/lane;
 - DSP 与 FPGA: SRIO x4@5Gbps/lane;
 - FPGA 与 FPGA: GTH x8@10Gbps/lane;
 - FPGA 与 FMC 接口: LVDS x80;
 - FPGA 与 FMC 接口: 2 路 GTH x4@10Gbps/lane;
- 物理与电气特征
 - 板卡尺寸: 217 * 360mm
 - 板卡供电: 6A max@+12V ($\pm 5\%$)
 - 散热方式: 金属导冷散热
- 环境特征
 - 工作温度: -40°~ +85°C,
 - 存储温度: -55°~ +125°C;
 - 工作湿度: 5%~95%, 非凝结

板卡概述

TES2400 是一款基于 Kintex UltraScale 系列 FPGA+C6678 DSP 的基带信号处理平台, 该平台采用 2 片 TI 的 KeyStone 系列多核 DSP TMS320C6678 作为主处理单元, 采用 2 片 Xilinx 的 Kintex UltraScale 系列 FPGA XCKU060 作为协处理单元, 具有 2 个 FMC 子卡接口, 各个处理节点之间通过高速串行总线进行互联。板卡采用嵌入式非标结构, 具有优良的抗振动设计、散热性能和独特的环境防护设计, 适用于基带信号处理等场景。

软件支持

- 板上测试工程:
 - DSP 底层接口驱动;
 - FPGA 底层接口驱动;
 - 板级互联接口驱动;
- 可根据客户需求提供定制化算法与系统集成:

应用范围

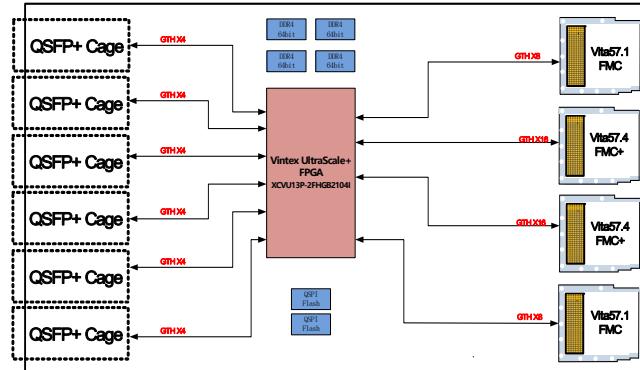
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
TES2400	基于 Kintex Ultra FPGA+C6678 DSP 的基带信号处理板

基于 Virtex UltraScale+ FPGA 的信号处理板

TES2410



技术指标

- 1 个 Virtex UltraScale+系列 FPGA 处理节点: XCVU13P;
 - 挂载 2 组 DDR4, 每组位宽 64bit、速率 2400MHz, 总容量 16GB;
 - 挂载 2 片 flash, 用于加载;
- 对外接口:
 - 6 个 QSFP28 光纤接口, 常用线速率 10G、最高可达 25G;
 - 2 个 FMC+ 接口, 互联 16 个 GTY, 每个 GTY 最高线速率 25G;
 - 2 个 FMC 接口, 互联 8 个 GTY, 每个 GTY 最高线速率 25G;
- 物理与电气特征
 - 板卡尺寸: 255 * 290mm
 - 板卡供电: 6A max@+12V ($\pm 5\%$)
 - 散热方式: 金属导冷散热
- 环境特征
 - 工作温度: -40° ~ +85°C,
 - 存储温度: -55° ~ +125°C;
 - 工作湿度: 5% ~ 95%, 非凝结

板卡概述

TES2410 是一款基于 Virtex UltraScale+ 系列 FPGA 的基带信号处理平台, 该平台采用 1 片 Xilinx 的 Virtex UltraScale+ 系列 FPGA XCVU13P 作为协处理单元, 具有 4 个 FMC 子卡接口, 可搭配各类 ADC、DAC 等标准子卡使用, 各个处理节点之间通过高速串行总线进行互联。板卡采用嵌入式非标结构, 具有优良的抗振动设计、散热性能和独特的环境防护设计, 适用于基带信号处理等场景。

软件支持

- 板上测试工程:
 - FPGA 底层接口驱动;
 - 板级互联接口驱动;
- 可根据客户需求提供定制化算法与系统集成:

应用范围

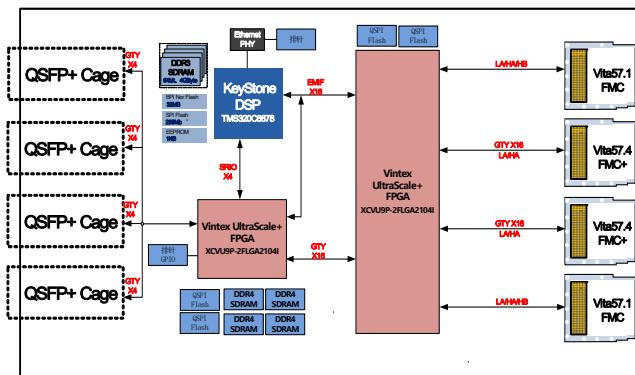
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
TES2410	基于 Virtex UltraScale+ FPGA 的信号处理板

基于 Virtex UltraScale+ FPGA+C6678 DSP 的基带信号处理板

TES2430



技术指标

- 1 个多核 DSP 处理节点: TMS320C6678;
- 2 个 Virtex UltraScale+系列 FPGA 处理节点: XCVU9P;
- DSP 处理性能:
 - DSP 定点运算: 40GMAC/Core*16=640GMAC;
 - DSP 浮点运算: 20GFLOPs/Core*16=320GFLOPs;
 - DSP 挂载: 2GByte DDR3-1333 SDRAM;
 - DSP 外围 NOR FLASH、E2PROM 等接口;
 - 对外 1 个千兆网口;
 - 与 FPGA 之间有 SPI 接口、EMIF 接口;
- FPGA1 性能:
 - 挂载 3 组 DDR4 接口, 每组 64bit 2000MHz;
 - 与 DSP 之间有 4x SRIO 接口, 线速率 5G;
 - 对外 4 个 QSFP28 光纤接口, 常用线速率 10G, 最高可达 25G;
- FPGA2 性能:
 - 与 FPGA1 实现 x16 GTY 互连通信接口;
 - 与 FPGA1 实现若干 LVDS 互连通信接口;
 - 对外 4 个 FMC 接口, 其中 2 个 FMC+、2 个 FMC;
- FMC+接口:
 - 引出 FPGA2 的 16x GTY 信号;
 - 满互联 LA 和 HA 信号;
- FMC 接口:
 - 无 GTY 信号;
 - 满互联 LA、HA 和 HB 信号;
- 物理与电气特征
 - 板卡尺寸: 217 * 360mm
 - 板卡供电: 6A max@+12V ($\pm 5\%$)
 - 散热方式: 金属导冷散热

板卡概述

TES2430 是一款基于 Virtex UltraScale+系列 FPGA+C6678 DSP 的基带信号处理平台, 该平台采用 1 片 TI 的 KeyStone 系列多核 DSP TMS320C6678 作为主处理单元, 采用 2 片 Xilinx 的 Virtex UltraScale+系列 FPGA XCVU9P 作为协处理单元, 具有 4 个 FMC 子卡接口, 各个处理节点之间通过高速串行总线进行互联。板卡采用嵌入式非标结构, 具有优良的抗振动设计、散热性能和独特的环境防护设计, 适用于基带信号处理等场景。

软件支持

- 板上测试工程:
 - DSP 各接口 demo;
 - FPGA 各接口 demo;
 - 板上互联接口 demo;
- 可根据客户需求提供定制化算法与系统集成:

应用范围

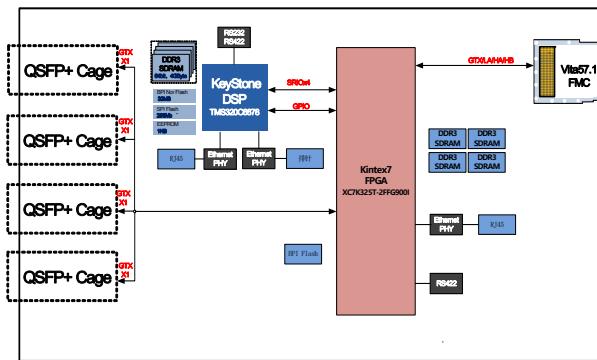
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
TES2430	基于 Virtex Ultra+ FPGA+C6678 DSP 的信号处理板

基于 Kintex7 FPGA+C6678 DSP 的信号处理板

TES6001



技术指标

- 1 个多核 DSP 处理节点: TMS320C6678;
- 1 个 XILINX 系列 FPGA 处理节点: XC7K325T;
- DSP 处理性能:
 - DSP 定点运算: 40GMAC/Core*16=640GMAC;
 - DSP 浮点运算: 20GFLOPs/Core*16=320GFLOPs;
 - DSP 挂载: 2GByte DDR3-1333 SDRAM;
 - DSP 外围 NOR FLASH、E2PROM 等接口;
 - 对外 2 个千兆网口(1 个 RJ45, 1 个排针);
 - 与 FPGA 之间有 SPI、GPIO、SRIO 接口;
 - 对外 1 组全双工 RS422 或 RS232 可选;
- FPGA 性能:
 - 挂载 1 组 DDR3 接口, 64bit 1600MHz;
 - 与 DSP 之间有 4x SRIO 接口, 线速率 2.5G/3.125G/5G;
 - 对外 4 个 SFP+ 光纤接口, 常用线速率 5G, 最高可达 10G;
 - 对外 1 组全双工 RS422;
- FMC 接口:
 - 引出 4x GTX 信号;
 - 满互联 LA、HA 和 HB 信号;
- 物理与电气特征
 - 板卡尺寸: 171 * 204mm
 - 板卡供电: 3A max@+12V ($\pm 5\%$)
 - 散热方式: 金属导冷/风冷散热

板卡概述

TES6001 是一款基于 Kintex7 系列 FPGA+C6678 DSP 的基带信号处理平台，该平台采用 1 片 TI 的 KeyStone 系列多核 DSP TMS320C6678 作为主处理单元，采用 1 片 Xilinx 的 Kintex7 系列 FPGA XC7K325T 作为协处理单元，具有 1 个 FMC 子卡接口，各个处理节点之间通过高速串行总线进行互联。板卡采用嵌入式非标结构，具有优良的抗振动设计、散热性能和独特的环境防护设计，适用于基带信号处理等场景。

软件支持

- 板上测试工程:
 - DSP 各接口 demo;
 - FPGA 各接口 demo;
 - 板上互联接口 demo;
- 可根据客户需求提供定制化算法与系统集成:

应用范围

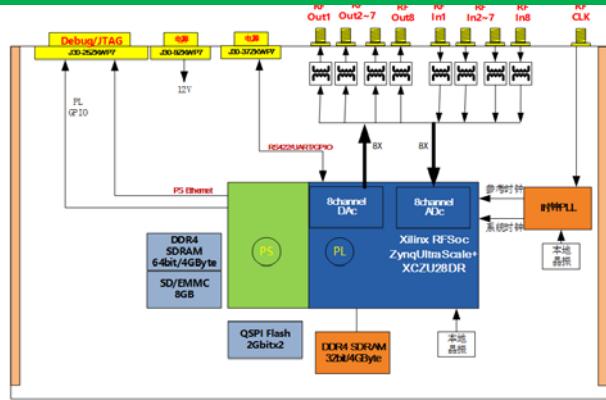
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
TES6001	基于 Kintex7 FPGA+C6678 DSP 的信号处理板

基于 RFSOC FPGA 的基带信号处理板

RF47DR-8R8T-V1



技术指标

- FPGA 封装支持 27DR/47DR；
- RF 接口：
 - 8 路 ADC (12-bit、4.096GSPS)，升级 47DR 后 (14-bit、 \geq 5GSPS)；
 - 8 路 DAC (14-bit、6.5536GSPS)；
- PS 性能：
 - 挂载 1 组 DDR4 接口，4GB 容量，64bit 2133MHz；
 - 1 路千兆网口 (J30J)；
 - 1 个 SD 卡槽；
 - 1 个 16GB EMMC；
 - 2 路 UART；
- PL 性能：
 - 2 路隔离 RS422；
 - 1 路 RS485；
 - 27 路 PL 侧 GPIO 接口 (双向，电平 3.3V)；
- 物理与电气特征
 - 板卡尺寸：13cm * 13cm (小尺寸)
 - 板卡供电：4A max@+12V ($\pm 5\%$)
 - 散热方式：风冷/导冷散热

板卡概述

RFSOC 数模混合信号处理卡，采用 Xilinx ZYNQ UltraScale+ RFSoC ZU47DR，实现了 8 路 ADC 和 8 路 DAC 端口，并支持外部同源参考时钟。对外 J30J 上支持 27 路双向 GPIO、2 组 RS422、1 组 RS485、2 组 Uart 以及 1 个千兆网口，ADC 最高采样率 4.096GSPS 和 DAC 最高采样率 6.5536 GSPS；升级为 47DR 后，ADC 采样率最高可达 5GSPS 以上，分辨率 14bit。相比分立的 ADC 和 DAC 传统方式，此方式集成在一起，省去了 LVDS/204B 接口，且无需考虑多通道同步，非常适合 MIMO 应用。

软件支持

- 板上测试工程：
 - FPGA 各接口 demo；
 - 板上对外接口 demo；
- 可根据客户需求提供定制化算法与系统集成：

应用范围

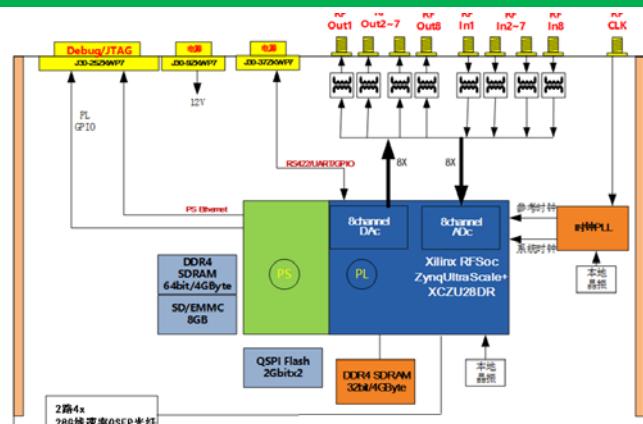
- 软件无线电；
- 雷达与基带信号处理；

订购信息

产品型号	产品描述
RF47DR-8R8T-V10	基于 RFSOC FPGA 的信号处理板

基于 RFSOC FPGA 的基带信号处理板

RF47DR-8R8T-V11



技术指标

- FPGA 封装兼容 27DR/47DR;
- RF 接口:
 - 8 路 ADC (12-bit, 4.096GSPS), 47DR 为 (14-bit, ≥5GSPS);
 - 8 路 DAC (14-bit, 6.5536GSPS), 47DR 为 14-bit, 9.8GSPS;
 - ADC 和 DAC 支持信号频段范围 10M~6G;
- PS 性能:
 - 挂载 1 组 DDR4 接口, 4GB 容量, 64bit 2133MHz;
 - 1 路千兆网口 (J30J);
 - 1 个 SD 卡槽;
 - 1 个 16GB EMMC;
 - 2 路 UART;
- PL 性能:
 - 2 路隔离 RS422;
 - 1 路 RS485;
 - 27 路 PL 侧 GPIO 接口 (双向, 电平 3.3V);
 - 2 个 4x QSFP 光模块, 支持线速率 500M~24Gbps;
- 物理与电气特征
 - 板卡尺寸: 17cm * 13cm
 - 板卡供电: 4A max@+12V ($\pm 5\%$)
 - 散热方式: 风冷/导冷散热

板卡概述

RFSOC 数模混合信号处理卡, 采用 Xilinx ZYNQ UltraScale+ RFSoC ZU47DR, 实现了 8 路 ADC 和 8 路 DAC 端口, 并支持外部同源参考时钟。对外 J30J 上支持 27 路双向 GPIO、2 组 RS422、1 组 RS485、2 组 Uart 以及 1 个千兆网口, ADC 最高采样率 4.096GSPS 和 DAC 最高采样率 6.5536 GSPS; 升级为 47DR 后, ADC 采样率最高可达 5GSPS 以上, 分辨率 14bit。相比分立的 ADC 和 DAC 传统方式, 此方式集成在一起, 省去了 LVDS/204B 接口, 且无需考虑多通道同步, 非常适合 MIMO 应用。

软件支持

- 板上测试工程:
 - FPGA 各接口 demo;
 - 板上对外接口 demo;
- 可根据客户需求提供定制化算法与系统集成:

应用范围

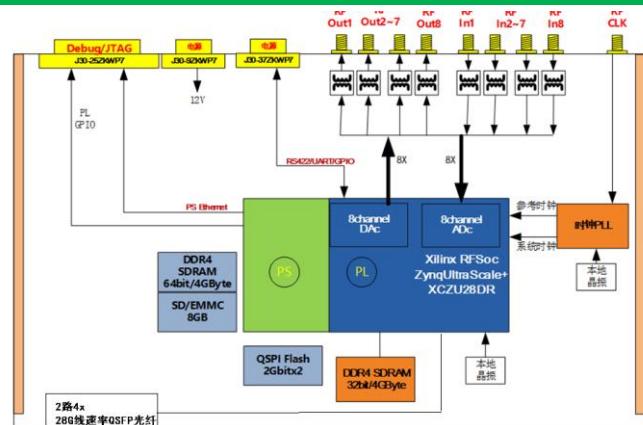
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
RF47DR-8R8T-V11	基于 RFSOC FPGA 的信号处理板

基于 RFSOC FPGA 的基带信号处理板

RF47DR-8R8T-V2



技术指标

- FPGA 封装支持 47DR 和 27DR;
- RF 接口:
 - 8 路 ADC (27DR:12-bit, 4.096GSPS; 47DR 14-bit, 5GSPS);
 - 8 路 DAC (27DR:14-bit, 6.5536GSPS; 47DR 14-bit, 9.8GSPS);
 - ADC 和 DAC 支持信号频段范围 10M~6G;
- PS 性能:
 - 挂载 1 组 DDR4 接口, 默认 4GB 容量, 64bit 2400MHz;
 - 1 路千兆网口 (J30J);
 - 1 个 SD 卡槽;
 - 1 个 16GB EMMC;
 - 2 路 UART;
- PL 性能:
 - 2 路隔离 RS422;
 - 1 路 RS485;
 - 挂载 1 组 DDR4 接口, 默认 2GB 容量, 32bit 2400MHz;
 - 27 路 PL 侧 GPIO 接口 (双向, 电平 3.3V);
 - 2 个 4x QSFP 光模块, 支持线速率 500M~24Gbps;
- 物理与电气特征
 - 板卡尺寸: 15cm * 17cm
 - 板卡供电: 3A max@+12V ($\pm 5\%$)
 - 散热方式: 风冷/导冷散热

板卡概述

RFSOC 数模混合信号处理卡, 采用 Xilinx ZYNQ UltraScale+ RFSoC 27DR 或 47DR, 实现了 8 路 ADC 和 8 路 DAC 端口, 并支持外部同源参考时钟。对外 J30J 上支持 27 路双向 GPIO、2 组 RS422、1 组 RS485、2 组 Uart 以及 1 个千兆网口, 27DR ADC 最高采样率 4.096GSPS 和 DAC 最高采样率 6.5536 GSPS; 47DR 的 ADC 采样率最高可达 5GSPS、DAC 最高采样率 9.8 GSPS, 分辨率 14bit。相比分立的 ADC 和 DAC 传统方式, 此方式集成在一起, 省去了 LVDS/204B 接口, 且无需考虑多通道同步, 非常适合 MIMO 应用。

软件支持

- 板上测试工程:
 - FPGA 各接口 demo;
 - 板上对外接口 demo;
- 可根据客户需求提供定制化算法与系统集成:

应用范围

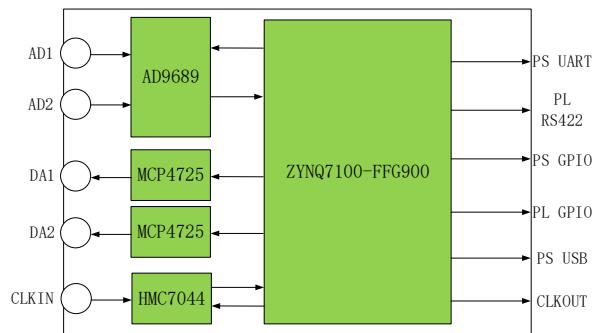
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
RF47DR-8R8T-V20	基于 RFSOC FPGA 的信号处理板

基于 ZYNQ7 FPGA 的 ADDA 信号处理板

ZYNQ7-2ADC



技术指标

- FPGA 型号为 XC7Z100-2FFG900I;
- ADC 接口:
 - 2 路 14bit ADC，最大采样率 2.5G (常用采样率 2.5G/2.4G/1.6G/1G/800M/500M/400M 等);
 - 2 路 12bit DAC，最大采样率 200K，主要可用于闭环控制;
- PS 性能:
 - 挂载 1 组 DDR3 接口，1GB 容量，32bit 1333MHz;
 - 1 路 USB2.0 接口 (microUSB);
 - 1 个 SPI flash，用于 boot;
 - 1 路 3.3V UART 串口 (对外);
 - 1 路板内调试串口;
 - 4 路 3.3V GPIO (对外);
- PL 性能:
 - 3 路 RS422 (对外);
 - 4 路 3.3V GPIO (对外);
- 物理与电气特征
 - 板卡尺寸：7cm * 10cm (小尺寸)
 - 板卡供电：1.5A max@+12V ($\pm 5\%$)
 - 散热方式：风冷/导冷散热

板卡概述

ZYNQ7-2AD 信号处理板，采用 Xilinx ZYNQ7100，实现了 2 路高速 ADC 和 2 路低速 DAC 功能，并支持外部同源参考时钟输入和输出。对外连接器上支持 4 路双向 PS GPIO、1 组 PS UART、4 路双向 PL GPIO、3 组 PL RS422 以及 1 个 USB 接口，ADC 最高采样率 2.5GSPS 和 DAC 最高采样率 200K，适合于需要闭环控制的信号处理系统。

软件支持

- 板上测试工程：
 - FPGA 各接口 demo;
 - 板上对外接口 demo;
- 可根据客户需求提供定制化算法与系统集成：

应用范围

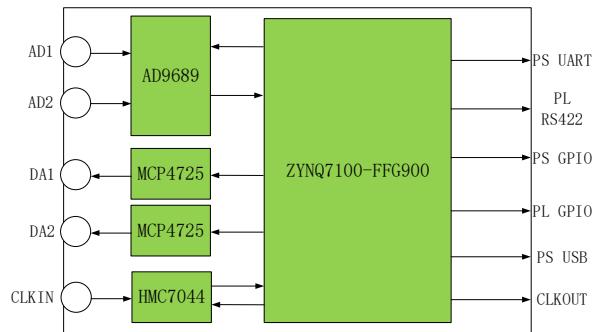
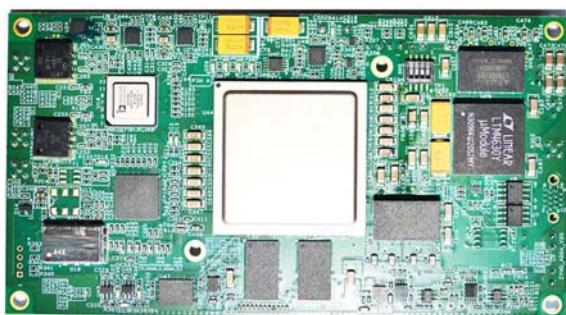
- 闭环控制；
- 信号处理；

订购信息

产品型号	产品描述
ZYNQ7_2ADC	基于 zynq FPGA 的 ADDA 信号处理板

基于 ZU9EG FPGA 的 ADDA 信号处理板

ZU9EG-2ADC



技术指标

- FPGA 型号为 XCZU9EG-2FFVB1156I;
- ADC 接口：
 - 2 路 14bit ADC，最大采样率 3G（常用采样率 3G/2.5G/2.4G/1.6G/1G/800M/500M/400M 等）；
 - 2 路 12bit DAC，最大采样率 200K，主要可用于闭环控制；
- PS 性能：
 - 挂载 1 组 DDR4 接口，2GB 容量，32bit 2400MHz；
 - 2 个 SPI flash，用于 boot；
 - 1 路 3.3V UART 串口（对外）；
 - 1 路板内调试串口；
 - 4 路 3.3V GPIO（对外）；
- PL 性能：
 - 3 路 RS422（对外）；
 - 4 路 3.3V GPIO（对外）；
- 物理与电气特征
 - 板卡尺寸：7cm * 10cm（小尺寸）
 - 板卡供电：1.5A max@+12V（±5%）
 - 散热方式：风冷/导冷散热

板卡概述

ZU9EG-2ADC 信号处理板，采用 Xilinx XCZU9EG-2FFVB1156I，实现了 2 路高速 ADC 和 2 路低速 DAC 功能，并支持外部同源参考时钟输入和输出。对外连接器上支持 4 路双向 PS GPIO、1 组 PS UART、4 路双向 PL GPIO、3 组 PL RS422，ADC 最高采样率 3GSPS 和 DAC 最高采样率 200K，适合于需要闭环控制的信号处理系统。

软件支持

- 板上测试工程：
 - FPGA 各接口 demo；
 - 板上对外接口 demo；
- 可根据客户需求提供定制化算法与系统集成；

应用范围

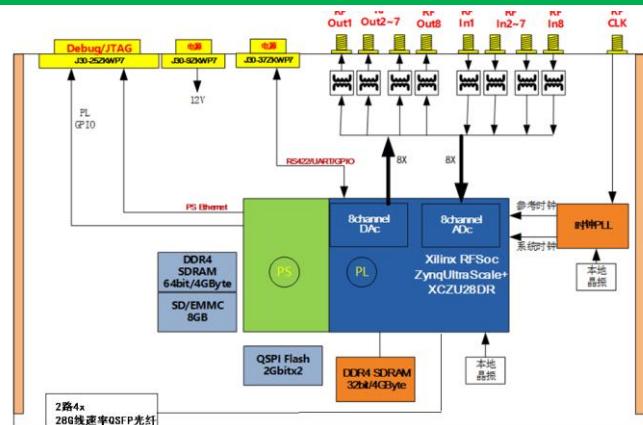
- 闭环控制；
- 信号处理；

订购信息

产品型号	产品描述
ZU9EG_2ADC	基于 zynq FPGA 的 ADDA 信号处理板

基于 RFSOC FPGA 的基带信号处理板

RF47DR-8R8T-V3



技术指标

- FPGA 封装支持 47DR 和 27DR;
- RF 接口:
 - 8 路 ADC (27DR:12-bit, 4.096GSPS; 47DR 14-bit, 5GSPS);
 - 8 路 DAC (27DR:14-bit, 6.5536GSPS; 47DR 14-bit, 9.8GSPS);
 - ADC 和 DAC 支持信号频段范围 200K~3G, 优化信号平坦度范围为 1M~1G;
- PS 性能:
 - 挂载 1 组 DDR4 接口, 4GB 容量, 64bit 2133MHz;
 - 1 路千兆网口 (J30J);
 - 1 个 SD 卡槽;
 - 1 个 64GB EMMC;
 - 2 路 UART;
- PL 性能:
 - 2 路隔离 RS422;
 - 1 路 RS485;
 - 27 路 PL 侧 GPIO 接口 (双向, 电平 3.3V);
 - 2 个 4x QSFP 光模块, 支持线速率 500M~24Gbps;
- 物理与电气特征
 - 板卡尺寸: 15cm * 17cm
 - 板卡供电: 3A max@+12V ($\pm 5\%$)
 - 散热方式: 风冷/导冷散热

板卡概述

RFSOC 数模混合信号处理卡, 采用 Xilinx ZYNQ UltraScale+ RFSoC 27DR 或 47DR, 实现了 8 路 ADC 和 8 路 DAC 端口, 并支持外部同源参考时钟。对外 J30J 上支持 27 路双向 GPIO、2 组 RS422、1 组 RS485、2 组 Uart 以及 1 个千兆网口, 27DR ADC 最高采样率 4.096GSPS 和 DAC 最高采样率 6.5536 GSPS; 47DR 的 ADC 采样率最高可达 5GSPS、DAC 最高采样率 9.8 GSPS, 分辨率 14bit。相比分立的 ADC 和 DAC 传统方式, 此方式集成在一起, 省去了 LVDS/204B 接口, 且无需考虑多通道同步, 非常适合 MIMO 应用。

软件支持

- 板上测试工程:
 - FPGA 各接口 demo;
 - 板上对外接口 demo;
- 可根据客户需求提供定制化算法与系统集成:

应用范围

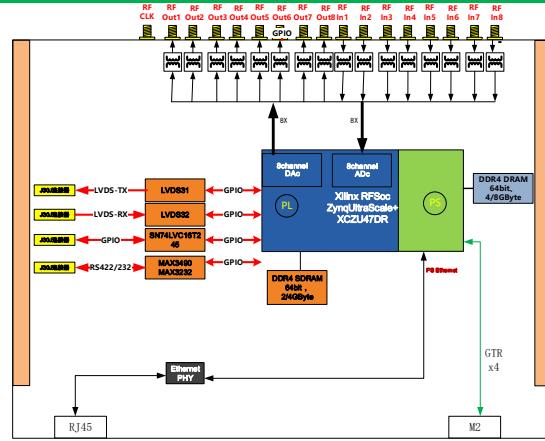
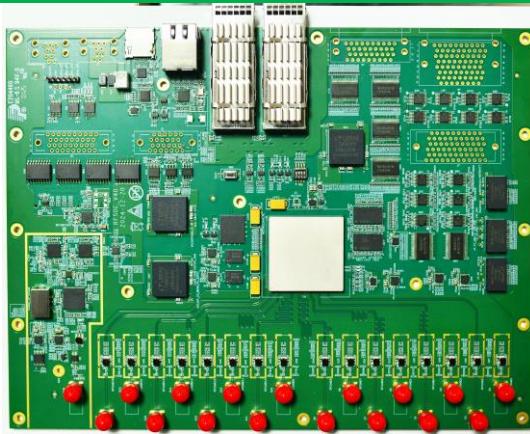
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
RF47DR-8R8T-V30	基于 RFSOC FPGA 的信号处理板

基于 RFSOC FPGA 的基带信号处理板

RF47DR-8R8T-V4



技术指标

- FPGA 封装支持 47DR 和 27DR;
- RF 接口:
 - 8 路 ADC (27DR:12-bit, 4.096GSPS; 47DR 14-bit, 5GSPS);
 - 8 路 DAC (27DR:14-bit, 6.5536GSPS; 47DR 14-bit, 10GSPS);
 - ADC 和 DAC 支持信号频段范围 1M~3G, 优化信号平坦度范围为 1M~1.2G(0.3dB);
- PS 性能:
 - 挂载 1 组 DDR4 接口, 4GB/8GB 容量, 64bit 2400MHz;
 - 1 路千兆网口 (RJ45);
 - 1 个 SD 卡槽;
 - 1 个 16GB EMMC;
 - 2 路 UART;
- PL 性能:
 - 2 路 RS232;
 - 2 路 RS422;
 - 32 路 TTL 输出 (3.3V/5V, 方向每 8 路可控);
 - 30 路 OC 门输出 (OC 电压最高 50V);
 - 32 路 LVDS 输出 (LVDS31);
 - 24 路 LVDS 输入 (LVDS32);
 - 2 个 4x QSFP 光模块, 支持线速率 500M~25Gbps;
- 物理与电气特征
 - 板卡尺寸: 15cm * 13cm
 - 板卡供电: 3A max@+12V ($\pm 5\%$)
 - 散热方式: 风冷/导冷散热

板卡概述

RFSOC 数模混合信号处理卡, 采用 Xilinx ZYNQ UltraScale+ RFSoC 27DR 或 47DR, 实现了 8 路 ADC 和 8 路 DAC 端口, 并支持外部同源参考时钟。对外 J30J 上支持 27 路双向 GPIO、2 组 RS422、1 组 RS485、2 组 Uart 以及 1 个千兆网口, 27DR ADC 最高采样率 4.096GSPS 和 DAC 最高采样率 6.5536 GSPS; 47DR 的 ADC 采样率最高可达 5GSPS、DAC 最高采样率 10 GSPS, 分辨率 14bit。相比分立的 ADC 和 DAC 传统方式, 此方式集成在一起, 省去了 LVDS/204B 接口, 且无需考虑多通道同步, 非常适合 MIMO 应用。

软件支持

- 板上测试工程:
 - FPGA 各接口 demo;
 - 板上对外接口 demo;
- 可根据客户需求提供定制化算法与系统集成:

应用范围

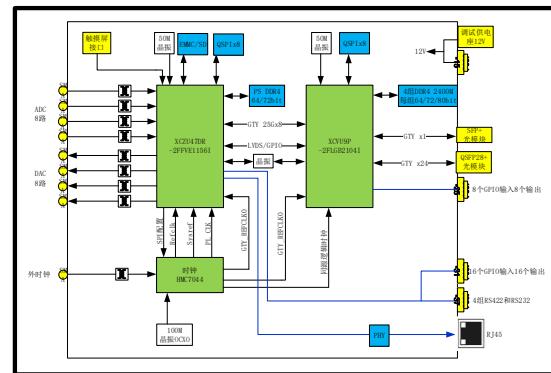
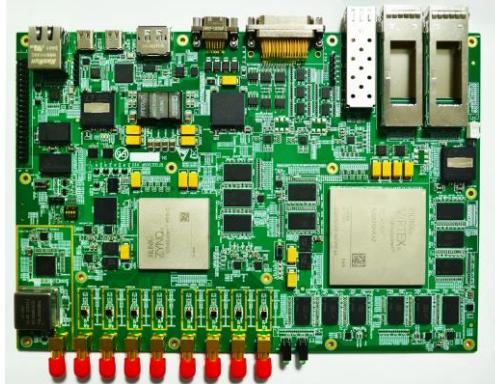
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
RF47DR-8R8T-V40	基于 RFSOC FPGA 的信号处理板

基于 RFSOC VU9P 的 FPGA 的基带信号处理板

RF47DR-VCU9P-V10



技术指标

- RFSOC(支持 47DR 和 27DR)+VU9P/13P FPGA;
- RF 接口:
 - 8 路 ADC (27DR:12-bit, 4.096GSPS; 47DR 14-bit, 5GSPS);
 - 8 路 DAC (27DR:14-bit, 6.5536GSPS; 47DR 14-bit, 10GSPS);
 - ADC 和 DAC 支持信号频段范围 1M~6G;
- PS 性能:
 - 挂载 1 组 DDR4 接口, 4GB 容量, 64bit 2400MHz;
 - 1 路千兆网口 (RJ45);
 - 1 个 SD 卡槽;
 - 1 个 16GB EMMC;
 - 2 路 UART;
 - 1 个 DP 接口;
- PL 性能:
 - 对外 J30J 上若干 GPIO;
 - 2 个 100G 4x GTY 与 VU9P 互联;
 - 对外 8 寸触摸屏接口;
- VU9P/13P 性能:
 - 4 组 DDR4, 每组 4GB~16GB 容量;
 - 对外 2 个 100G QSFP28+, 1 个 SFP+光模块;
- 物理与电气特征
 - 板卡尺寸: 233.35mm * 160mm
 - 板卡供电: 5A @+12V ($\pm 5\%$)
 - 散热方式: 风冷/导冷散热

板卡概述

RFSOC 数模混合信号处理卡, 采用 Xilinx ZYNQ UltraScale+ RFSoC 27DR 或 47DR+VU9P/13P 架构, 实现了 8 路 ADC 和 8 路 DAC 端口, 并支持外部同源参考时钟。对外 J30J 上支持 40 路 GPIO、2 组 RS422、4 组 RS232、以及 1 个千兆网口, 27DR ADC 最高采样率 4.096GSPS 和 DAC 最高采样率 6.5536 GSPS; 47DR 的 ADC 采样率最高可达 5GSPS、DAC 最高采样率 10 GSPS, 分辨率 14bit。相比分立的 ADC 和 DAC 传统方式, 此方式集成在一起, 省去了 LVDS/204B 接口, 且无需考虑多通道同步, 非常适合 MIMO 应用。

软件支持

- 板上测试工程:
 - FPGA 各接口 demo;
 - 板上对外接口 demo;
- 可根据客户需求提供定制化算法与系统集成:

应用范围

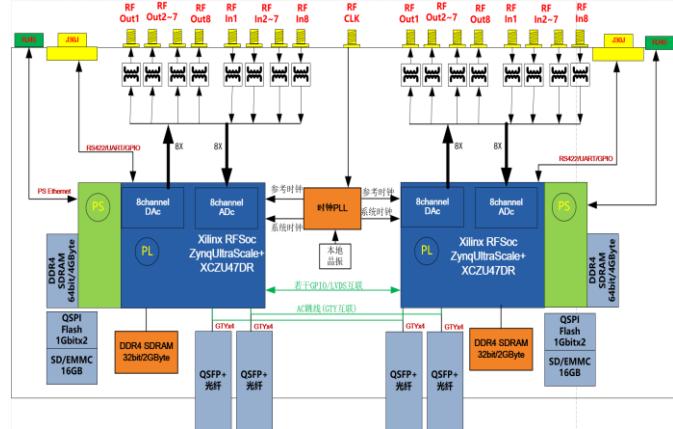
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
RF47DR-VCU9P-V10	基于 RFSOC VU9P FPGA 的信号处理板

基于 RFSOC 的 16 发 16 收基带信号处理板

RFSOC16R16T_V10



技术指标

- 2片FPGA封装支持XCZU27及XCZU47DR-FFVE1156-2-i型号；
- RF接口：
 - 16路ADC（每片FPGA上8路），14-bit、最高5GSPS采样率（27DR为12bit 4.096G），10M~6G信号范围；
 - 16路DAC（每片FPGA上8路），14-bit、9.8GSPS（27DR为14bit 6.5536G），10M~6G信号范围；
- PS性能：
 - 每片FPGA上挂载1组DDR4接口，2400MHz 64bit 4GB容量；
 - 每片FPGA上引出1路千兆网口（RJ45形式）；
 - 每片FPGA上1个SD卡槽；
 - 每片FPGA上1个16GB EMMC；
 - 每片FPGA上2路UART；
- PL性能：
 - 每片FPGA上挂载1组DDR4接口，2400MHz 32bit 2GB容量；
 - 每片FPGA上支持2组4x QSFP+光纤接口（可通过AC电容跳线为两个FPGA间互联的8xGTY）；
 - 每片FPGA上2路非隔离通用RS422（J30J接口）；
 - 每片FPGA上1路RS485（J30J接口）；
 - 每片FPGA上引出若干GPIO接口（双向，电平3.3V，J30J接口）；
- 物理与电气特征
 - 板卡尺寸：23.5cm * 18cm
 - 板卡供电：8A max@+12V ($\pm 5\%$)
 - 散热方式：风冷/导冷散热

板卡概述

RFSOC 数模混合信号处理卡，采用 2 片 Xilinx ZYNQ UltraScale+ RFSoC ZU47DR，实现 16 路 ADC 和 16 路 DAC 端口，并支持外部同源参考时钟。对外 J30J 引出若干 GPIO、RS422 等信号、每个 FPGA 各实现 1 个 RJ45 形式的千兆网口，两个 FPGA 之间通过若干 GPIO/LVDS 和 GTY 进行互联。相比分立的 ADC 和 DAC 传统方式，此方式集成在一起，省去了 LVDS/204B 接口，非常适合 MIMO 应用。

软件支持

- 板上测试工程：
 - FPGA 各接口 demo；
 - 板上对外接口 demo；
- 可根据客户需求提供定制化算法与系统集成；

应用范围

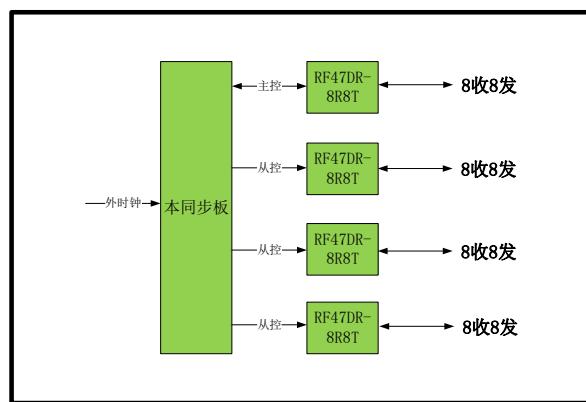
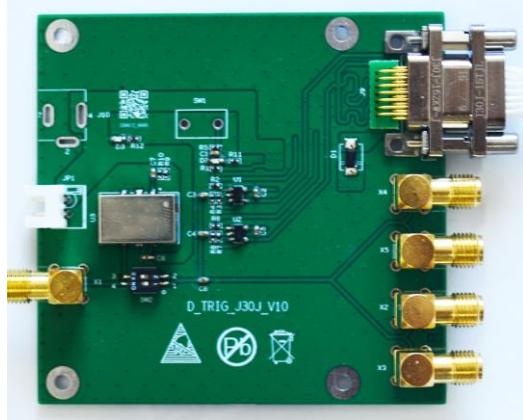
- 软件无线电；
- 雷达与基带信号处理；

订购信息

产品型号	产品描述
RFSOC16R16T_V10	基于 RFSOC 的 16 发 16 收基带信号处理板

用于 RFSOC 的 32 收 32 发同步板

RFSOC-SYNC-V10



技术指标

- 功能
 - 本地时钟功能；
 - 外部时钟输入功能（所需参考时钟频率与采样率密切相关）；
 - 4 路同步时钟输出；
 - J30J 上多路 GPIO 与每个 RFSOC 板连接，用于同步控制；
- 物理与电气特征
 - 板卡尺寸：5cm * 5cm
 - 板卡供电：0.1A max@+3.3V ($\pm 5\%$)
 - 散热方式：无

板卡概述

RFSOC-SYNC 专和 RFSOC 板卡配套的同步板，本同步板通过搭配本公司 RFSOC 系列板卡，可实现多板卡级联同步功能，此板最多支持 4 个 RFSOC47DR 板卡的级联，实现 32 收 32 发的功能。

本同步板支持扩展定制，可实现任意个 RFSOC47DR 板卡的级联，以用于实现 64 收发/128 收发等功能。

软件支持

- 板上测试工程：
 - 多板同步功能 demo；

应用范围

- 软件无线电；
- 雷达与基带信号处理；

订购信息

产品型号	产品描述
RFSOC-SYNC-V10	用于 RFSOC 的 32 发 32 收同步板