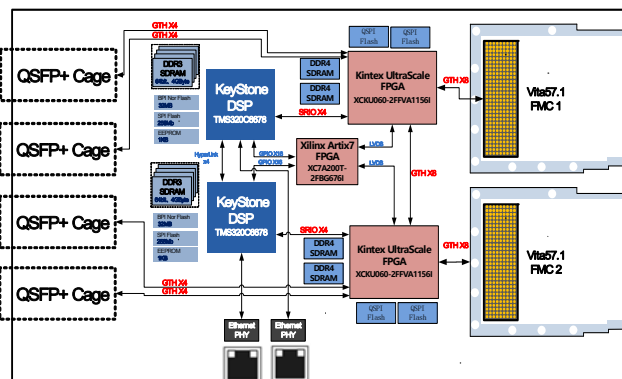


2026 年嵌入式平台产品手册目录

产品型号	产品描述	页码
4-定制化非标准类—数据处理产品		
TES2400	基于 Kintex UltraScale FPGA+C6678 DSP 的基带信号处理板(KU060+C6678)	4-1
TES2410	基于 Vintex UltraScale+ FPGA 的信号处理板(VU13P)	4-2
TES2430	基于 Vintex UltraScale+ FPGA+C6678 DSP 的基带信号处理板(VU9P+C6678)	4-3
TES6001	基于 Kintex7 FPGA+C6678 DSP 的信号处理板	4-4
RF47DR-8R8T-V10	基于 RFSOC 的基带信号处理板	4-5
RF47DR-8R8T-V11	基于 RFSOC 的基带信号处理板	4-6
RF47DR-8R8T-V20	基于 RFSOC 的基带信号处理板	4-7
ZYNQ7-2ADC	基于 ZYNQ7 FPGA 的 ADDA 信号处理板	4-8
ZU9EG-2ADC	基于 ZU9EG FPGA 的 ADDA 信号处理板	4-9
RF47DR-8R8T-V30	基于 RFSOC 的基带信号处理板	4-10
RF47DR-8R8T-V40	基于 RFSOC 的基带信号处理板	4-11
RF47DR-VU9P-V10	基于 RFSOC 47DR+VU9P 的的基带信号处理板(兼容 VU13P)	4-12
RFSOC16R16T_V10	基于双 RFSOC 47DR 16 收 16 发同步功能的基带信号处理板	4-13
RFSOC_SYNC_V10	用于 RFSOC 的 32 收 32 发同步板 (支持 64/128 通道等收发定制)	4-14
QSS7001	基于 Kintex7 FPGA 的双 FMC 信号处理板 (支持 100%国产率)	4-15
ZU19EG_ADC	基于 ZU19EG+ADC 的 6 通道 3G 采样处理板	4-16
PCIE_GPU	基于英伟达 GPU 的 PCIe 信号处理母板	4-17
ZU19EG_MIPI	基于 ZU19EG 的 16 路 x4 MIPI 处理板	4-18
RFSOC49DR_V10	基于 RFSOC 49DR 的 16 发 16 收基带信号处理板	4-19
PCIE_GPU_GC	基于华为 GPU 的 PCIe 信号处理母板 (100%国产化)	4-20

基于 Kintex UltraScale FPGA+C6678 DSP 的基带信号处理板

TES2400



技术指标

- 2 个多核 DSP 处理节点: TMS320C6678;
- 2 个 Kintex UltraScale 系列 FPGA 处理节点: XCKU060;
- 处理性能:
 - DSP 定点运算: 40GMAC/Core*16=640GMAC;
 - DSP 浮点运算: 20GFLOPs/Core*16=320GFLOPs;
- 存储性能:
 - DSP 处理节点: 4GByte DDR3-1333 SDRAM;
 - DSP 处理节点: 4GByte Nand Flash;
 - FPGA 处理节点: 每组 2GByte DDR4 SDRAM;
- 互联性能:
 - DSP 与 DSP: HyperLink x4@5Gbps/lane;
 - DSP 与 FPGA: SRIIO x4@5Gbps/lane;
 - FPGA 与 FPGA: GTH x8@10Gbps/lane;
 - FPGA 与 FMC 接口: LVDS x80;
 - FPGA 与 FMC 接口: 2 路 GTH x4@10Gbps/lane;
- 物理与电气特征
 - 板卡尺寸: 217 * 360mm
 - 板卡供电: 6A max@+12V (±5%)
 - 散热方式: 金属导热散热
- 环境特征
 - 工作温度: -40°~ +85°C,
 - 存储温度: -55°~ +125°C;
 - 工作湿度: 5%~95%, 非凝结

板卡概述

TES2400 是一款基于 Kintex UltraScale 系列 FPGA+C6678 DSP 的基带信号处理平台,该平台采用 2 片 TI 的 KeyStone 系列多核 DSP TMS320C6678 作为主处理单元,采用 2 片 Xilinx 的 Kintex UltraScale 系列 FPGA XCKU060 作为协处理单元,具有 2 个 FMC 子卡接口,各个处理节点之间通过高速串行总线进行互联。板卡采用嵌入式非标结构,具有优良的抗振动设计、散热性能和独特的环境防护设计,适用于基带信号处理等场景。

软件支持

- 板上测试工程:
 - DSP 底层接口驱动;
 - FPGA 底层接口驱动;
 - 板级互联接口驱动;
- 可根据客户需求提供定制化算法与系统集成:

应用范围

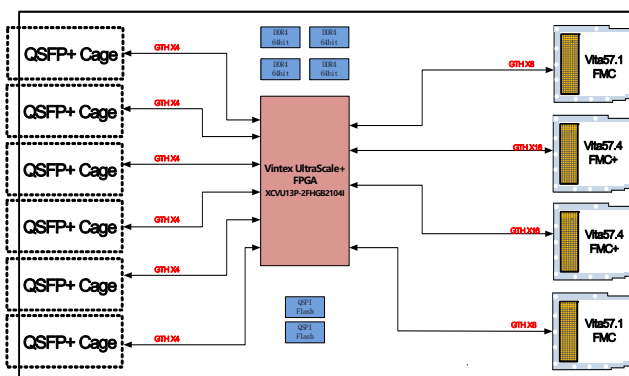
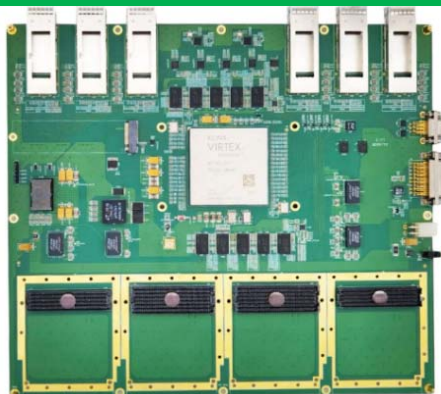
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
TES2400	基于 Kintex Ultra FPGA+C6678 DSP 的基带信号处理板

基于 Virtex UltraScale+ FPGA 的信号处理板

TES2410



技术指标

- 1 个 Virtex UltraScale+系列 FPGA 处理节点: XCVU13P;
 - 挂载 2 组 DDR4, 每组位宽 64bit、速率 2400MHz, 总容量 16GB;
 - 挂载 2 片 flash, 用于加载;
- 对外接口:
 - 6 个 QSFP28 光纤接口, 常用线速率 10G、最高可达 25G;
 - 2 个 FMC+接口, 互联 16 个 GTY, 每个 GTY 最高线速率 25G;
 - 2 个 FMC 接口, 互联 8 个 GTY, 每个 GTY 最高线速率 25G;
- 物理与电气特征
 - 板卡尺寸: 255 * 290mm
 - 板卡供电: 6A max@+12V (±5%)
 - 散热方式: 金属导热散热
- 环境特征
 - 工作温度: -40°~ + 85°C,
 - 存储温度: -55°~ + 125°C;
 - 工作湿度: 5%~95%, 非凝结

板卡概述

TES2410 是一款基于 Virtex UltraScale+系列 FPGA 的基带信号处理平台,该平台采用 1 片 Xilinx 的 Virtex UltraScale+系列 FPGA XCVU13P 作为协处理单元,具有 4 个 FMC 子卡接口,可搭配各类 ADC、DAC 等标准子卡使用,各个处理节点之间通过高速串行总线进行互联。板卡采用嵌入式非标结构,具有优良的抗振动设计、散热性能和独特的环境防护设计,适用于基带信号处理等场景。

软件支持

- 板上测试工程:
 - FPGA 底层接口驱动;
 - 板级互联接口驱动;
- 可根据客户需求提供定制化算法与系统集成:

应用范围

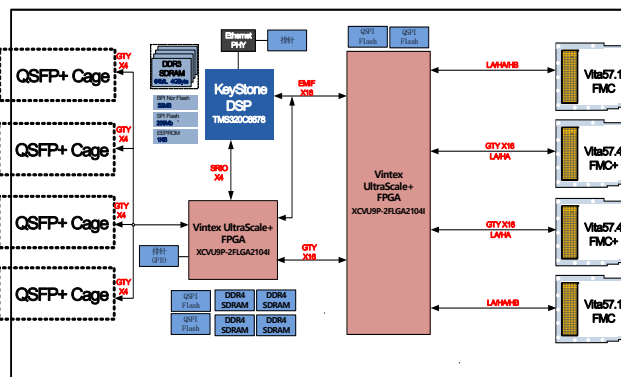
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
TES2410	基于 Virtex UltraScale+ FPGA 的信号处理板

基于 Virtex UltraScale+ FPGA+C6678 DSP 的基带信号处理板

TES2430



技术指标

- 1 个多核 DSP 处理节点: TMS320C6678;
- 2 个 Virtex UltraScale+系列 FPGA 处理节点: XCVU9P;
- DSP 处理性能:
 - DSP 定点运算: 40GMAC/Core*16=640GMAC;
 - DSP 浮点运算: 20GFLOPs/Core*16=320GFLOPs;
 - DSP 挂载: 2GByte DDR3-1333 SDRAM;
 - DSP 外围 NOR FLASH、E2PROM 等接口;
 - 对外 1 个千兆网口;
 - 与 FPGA 之间有 SPI 接口、EMIF 接口;
- FPGA1 性能:
 - 挂载 3 组 DDR4 接口, 每组 64bit 2000MHz;
 - 与 DSP 之间有 4x SRIO 接口, 线速率 5G;
 - 对外 4 个 QSFP28 光纤接口, 常用线速率 10G, 最高可达 25G;
- FPGA2 性能:
 - 与 FPGA1 实现 x16 GTY 互联通信接口;
 - 与 FPGA1 实现若干 LVDS 互联通信接口;
 - 对外 4 个 FMC 接口, 其中 2 个 FMC+、2 个 FMC;
- FMC+接口:
 - 引出 FPGA2 的 16x GTY 信号;
 - 满互联 LA 和 HA 信号;
- FMC 接口:
 - 无 GTY 信号;
 - 满互联 LA、HA 和 HB 信号;
- 物理与电气特征
 - 板卡尺寸: 217 * 360mm
 - 板卡供电: 6A max@+12V (±5%)
 - 散热方式: 金属导热散热

板卡概述

TES2430 是一款基于 Virtex UltraScale+系列 FPGA+C6678 DSP 的基带信号处理平台,该平台采用 1 片 TI 的 Keystone 系列多核 DSP TMS320C6678 作为主处理单元,采用 2 片 Xilinx 的 Virtex UltraScale+系列 FPGA XCVU9P 作为协处理单元,具有 4 个 FMC 子卡接口,各个处理节点之间通过高速串行总线进行互联。板卡采用嵌入式非标结构,具有优良的抗振动设计、散热性能和独特的环境防护设计,适用于基带信号处理等场景。

软件支持

- 板上测试工程:
 - DSP 各接口 demo;
 - FPGA 各接口 demo;
 - 板上互联接口 demo;
- 可根据客户需求提供定制化算法与系统集成:

应用范围

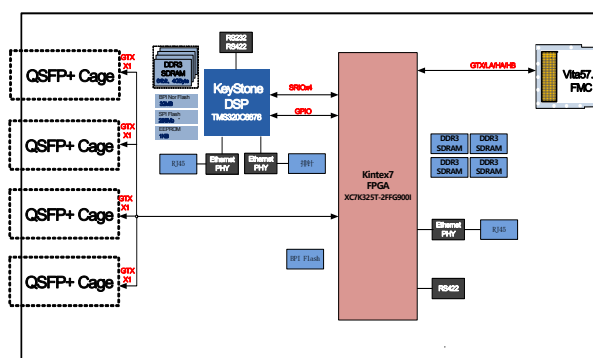
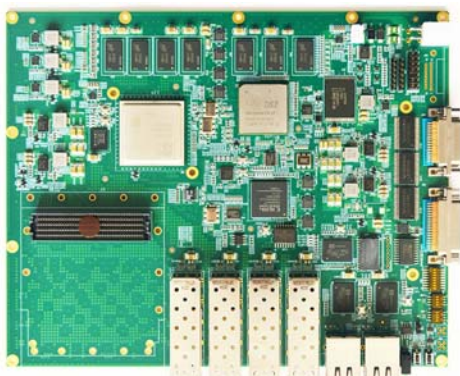
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
TES2430	基于 Virtex Ultra+FPGA+C6678 DSP 的信号处理板

基于 Kintex7 FPGA+C6678 DSP 的信号处理板

TES6001



技术指标

- 1 个多核 DSP 处理节点: TMS320C6678;
- 1 个 XILINX 系列 FPGA 处理节点: XC7K325T;
- DSP 处理性能:
 - DSP 定点运算: 40GMAC/Core*16=640GMAC;
 - DSP 浮点运算: 20GFLOPs/Core*16=320GFLOPs;
 - DSP 挂载: 2GByte DDR3-1333 SDRAM;
 - DSP 外围 NOR FLASH、E2PROM 等接口;
 - 对外 2 个千兆网口(1 个 RJ45, 1 个排针);
 - 与 FPGA 之间有 SPI、GPIO、SRIO 接口;
 - 对外 1 组全双工 RS422 或 RS232 可选;
- FPGA 性能:
 - 挂载 1 组 DDR3 接口, 64bit 1600MHz;
 - 与 DSP 之间有 4x SRIO 接口, 线速率 2.5G/3.125G/5G;
 - 对外 4 个 SFP+光纤接口, 常用线速率 5G, 最高可达 10G;
 - 对外 1 组全双工 RS422;
- FMC 接口:
 - 引出 4x GTX 信号;
 - 满互联 LA、HA 和 HB 信号;
- 物理与电气特征
 - 板卡尺寸: 171 * 204mm
 - 板卡供电: 3A max@+12V (±5%)
- 散热方式: 金属导冷/风冷散热

板卡概述

TES6001 是一款基于 Kintex7 系列 FPGA+C6678 DSP 的基带信号处理平台, 该平台采用 1 片 TI 的 Keystone 系列多核 DSP TMS320C6678 作为主处理单元, 采用 1 片 Xilinx 的 Kintex7 系列 FPGA XC7K325T 作为协处理单元, 具有 1 个 FMC 子卡接口, 各个处理节点之间通过高速串行总线进行互联。板卡采用嵌入式非标结构, 具有优良的抗振动设计、散热性能和独特的环境防护设计, 适用于基带信号处理等场景。

软件支持

- 板上测试工程:
 - DSP 各接口 demo;
 - FPGA 各接口 demo;
 - 板上互联接口 demo;
- 可根据客户需求提供定制化算法与系统集成:

应用范围

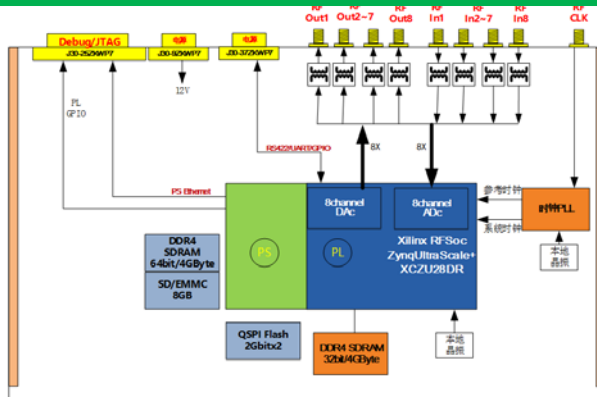
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
TES6001	基于 Kintex7 FPGA+C6678 DSP 的信号处理板

基于 RFSOC FPGA 的基带信号处理板

RF47DR-8R8T-V1



技术指标

- FPGA 封装支持 27DR/47DR;
- RF 接口:
 - 8 路 ADC (12-bit、4.096GSPS), 升级 47DR 后 (14-bit、≥5GSPS);
 - 8 路 DAC (14-bit、6.5536GSPS);
- PS 性能:
 - 挂载 1 组 DDR4 接口, 4GB 容量, 64bit 2133MHz;
 - 1 路千兆网口 (J30J);
 - 1 个 SD 卡槽;
 - 1 个 16GB EMMC;
 - 2 路 UART;
- PL 性能:
 - 2 路隔离 RS422;
 - 1 路 RS485;
 - 27 路 PL 侧 GPIO 接口 (双向, 电平 3.3V);
- 物理与电气特征
 - 板卡尺寸: 13cm * 13cm (小尺寸)
 - 板卡供电: 4A max@+12V (±5%)
- 散热方式: 风冷/导热散热

板卡概述

RFSOC 数模混合信号处理卡, 采用 Xilinx ZYNQ UltraScale+ RFSoc ZU47DR, 实现了 8 路 ADC 和 8 路 DAC 端口, 并支持外部同源参考时钟。对外 J30J 上支持 27 路双向 GPIO、2 组 RS422、1 组 RS485、2 组 Uart 以及 1 个千兆网口, ADC 最高采样率 4.096GSPS 和 DAC 最高采样率 6.5536 GSPS; 升级为 47DR 后, ADC 采样率最高可达 5GSPS 以上, 分辨率 14bit。相比分立的 ADC 和 DAC 传统方式, 此方式集成在一起, 省去了 LVDS/204B 接口, 且无需考虑多通道同步, 非常适合 MIMO 应用。

软件支持

- 板上测试工程:
 - FPGA 各接口 demo;
 - 板上对外接口 demo;
- 可根据客户需求提供定制化算法与系统集成:

应用范围

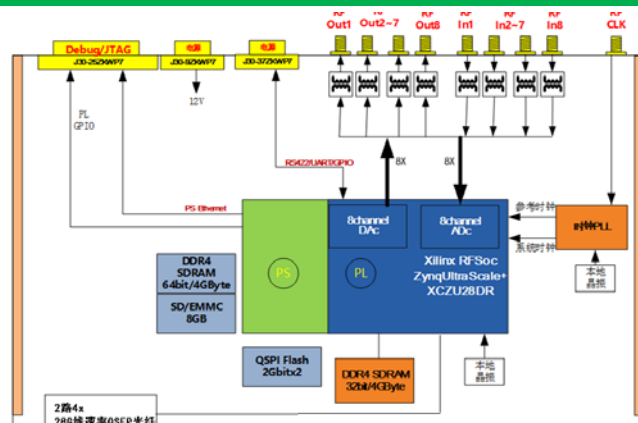
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
RF47DR-8R8T-V10	基于 RFSOC FPGA 的信号处理板

基于 RFSOC FPGA 的基带信号处理板

RF47DR-8R8T-V11



技术指标

- FPGA 封装兼容 27DR/47DR;
- RF 接口:
 - 8 路 ADC (12-bit、4.096GSPS), 47DR 为 (14-bit、≥5GSPS);
 - 8 路 DAC (14-bit、6.5536GSPS), 47DR 为 14-bit、9.8GSPS;
 - ADC 和 DAC 支持信号频段范围 10M~6G;
- PS 性能:
 - 挂载 1 组 DDR4 接口, 4GB 容量, 64bit 2133MHz;
 - 1 路千兆网口 (J30J);
 - 1 个 SD 卡槽;
 - 1 个 16GB EMMC;
 - 2 路 UART;
- PL 性能:
 - 2 路隔离 RS422;
 - 1 路 RS485;
 - 27 路 PL 侧 GPIO 接口 (双向, 电平 3.3V);
 - 2 个 4x QSPF 光模块, 支持线速率 500M~24Gbps;
- 物理与电气特征
 - 板卡尺寸: 17cm * 13cm
 - 板卡供电: 4A max@+12V (±5%)
- 散热方式: 风冷/导热散热

板卡概述

RFSOC 数模混合信号处理卡, 采用 Xilinx ZYNQ UltraScale+ RFSoc ZU47DR, 实现了 8 路 ADC 和 8 路 DAC 端口, 并支持外部同源参考时钟。对外 J30J 上支持 27 路双向 GPIO、2 组 RS422、1 组 RS485、2 组 Uart 以及 1 个千兆网口, ADC 最高采样率 4.096GSPS 和 DAC 最高采样率 6.5536 GSPS; 升级为 47DR 后, ADC 采样率最高可达 5GSPS 以上, 分辨率 14bit。相比分立的 ADC 和 DAC 传统方式, 此方式集成在一起, 省去了 LVDS/204B 接口, 且无需考虑多通道同步, 非常适合 MIMO 应用。

软件支持

- 板上测试工程:
 - FPGA 各接口 demo;
 - 板上对外接口 demo;
- 可根据客户需求提供定制化算法与系统集成:

应用范围

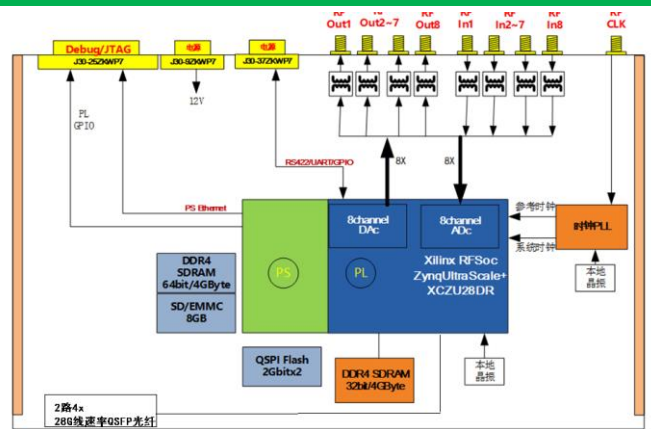
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
RF47DR-8R8T-V11	基于 RFSOC FPGA 的信号处理板

基于 RFSOC FPGA 的基带信号处理板

RF47DR-8R8T-V2



技术指标

- FPGA 封装支持 47DR 和 27DR;
- RF 接口:
 - 8 路 ADC (27DR:12-bit、4.096GSPS; 47DR 14-bit、5GSPS);
 - 8 路 DAC (27DR:14-bit、6.5536GSPS; 47DR 14-bit、9.8GSPS);
 - ADC 和 DAC 支持信号频段范围 10M~6G;
- PS 性能:
 - 挂载 1 组 DDR4 接口, 默认 4GB 容量, 64bit 2400MHz;
 - 1 路千兆网口 (J30J);
 - 1 个 SD 卡槽;
 - 1 个 16GB EMMC;
 - 2 路 UART;
- PL 性能:
 - 2 路隔离 RS422;
 - 1 路 RS485;
 - 挂载 1 组 DDR4 接口, 默认 2GB 容量, 32bit 2400MHz;
 - 27 路 PL 侧 GPIO 接口 (双向, 电平 3.3V);
 - 2 个 4x QSFP 光模块, 支持线速率 500M~24Gbps;
- 物理与电气特征
 - 板卡尺寸: 15cm * 17cm
 - 板卡供电: 3A max@+12V (±5%)
 - 散热方式: 风冷/导冷散热

板卡概述

RFSOC 数模混合信号处理卡, 采用 Xilinx ZYNQ UltraScale+ RFSoc 27DR 或 47DR, 实现了 8 路 ADC 和 8 路 DAC 端口, 并支持外部同源参考时钟。对外 J30J 上支持 27 路双向 GPIO、2 组 RS422、1 组 RS485、2 组 Uart 以及 1 个千兆网口, 27DR ADC 最高采样率 4.096GSPS 和 DAC 最高采样率 6.5536 GSPS; 47DR 的 ADC 采样率最高可达 5GSPS、DAC 最高采样率 9.8 GSPS, 分辨率 14bit。相比分立的 ADC 和 DAC 传统方式, 此方式集成在一起, 省去了 LVDS/204B 接口, 且无需考虑多通道同步, 非常适合 MIMO 应用。

软件支持

- 板上测试工程:
 - FPGA 各接口 demo;
 - 板上对外接口 demo;
- 可根据客户需求提供定制化算法与系统集成:

应用范围

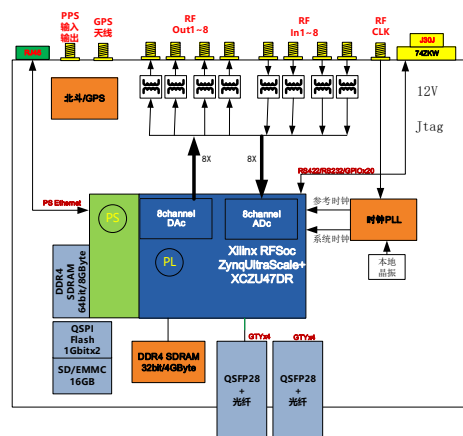
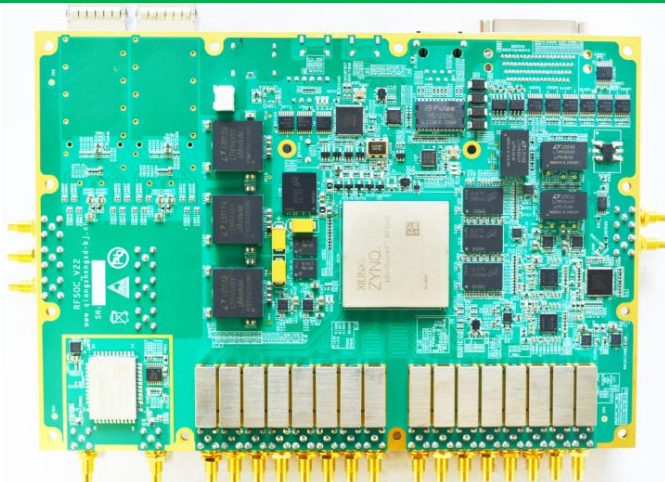
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
RF47DR-8R8T-V20	基于 RFSOC FPGA 的信号处理板

基于 RFSOC FPGA 的基带信号处理板

RF47DR-8R8T-V22



技术指标

- FPGA 封装支持 47DR/48DR/27DR/28DR;
- RF 接口:
 - 8 路 ADC (14-bit、5GSPS), 支持信号频段范围 10M~6G;
 - 8 路 DAC (14-bit、10GSPS), 支持信号频段范围 10M~5G;
- PS 性能:
 - 挂载 1 组 DDR4 接口, 默认 4GB 容量, 64bit 2400MHz;
 - 1 路 RJ45 千兆网口;
 - 1 个 SD 卡槽;
 - 1 个 16GB EMMC;
 - 2 路 UART;
 - 2 个 1Gbit QSPI flash 用于加载;
 - 1 路 TYPE-C 的 JTAG_USB 接口;
- PL 性能:
 - 2 路 RS422, 2 路 RS485, 2 路 RS232;
 - 1 路 RS485;
 - 挂载 1 组 DDR4 接口, 默认 2GB 容量, 32bit 2400MHz;
 - 20 路 PL 侧 GPIO 接口 (方向电阻跳线控制, 电平 3.3V);
 - 2 个 4x QSFP28 光模块接口, 支持线速率 500M~25Gbps;
 - 1 个双天线北斗/GPS 模块;
 - 支持外时钟/PPS 输入/PPS 输出等功能。
- 物理与电气特征
 - 板卡尺寸: 14cm * 20.5cm
 - 板卡供电: 5A max@+12V (±5%)
 - 散热方式: 风冷/导冷散热

板卡概述

RFSOC_V22 是一款基于 XCZU47DR 的 8 收 8 发 AD/DA 信号处理板, 板卡具有 8 路 5G 采样率 ADC 模拟输入接口、8 路 10G 采样率 DAC 模拟输出接口, 1 路外时钟输入接口, 1 路内参考时钟输出接口、1 个双天线 GPS 接口, 2 个 QSFP28 + 100G 光纤接口, FPGA 的 ARM 上对应 1 个 RJ45 千兆以太网口、1 个 SD 卡座、1 个 USB 接口, 板上一个 J30J-74 实现对外的数字 GPIO/RS422/RS232 和供电接口。FPGA 板载 1 组 EMMC、1 组 QSPIx8 程序加载 flash、1 组 64 位 PS DDR4 和 1 组 32 位 PL DDR4。该板卡可快速搭建并应用于多通道信号采集等场景。

软件支持

- 板上测试工程:
 - FPGA 各接口 demo;
 - 板上对外接口 demo;
- 可根据客户需求提供定制化算法与系统集成:

应用范围

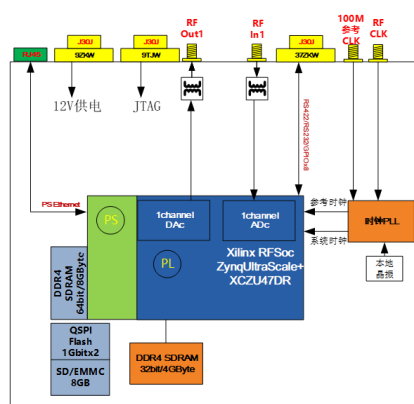
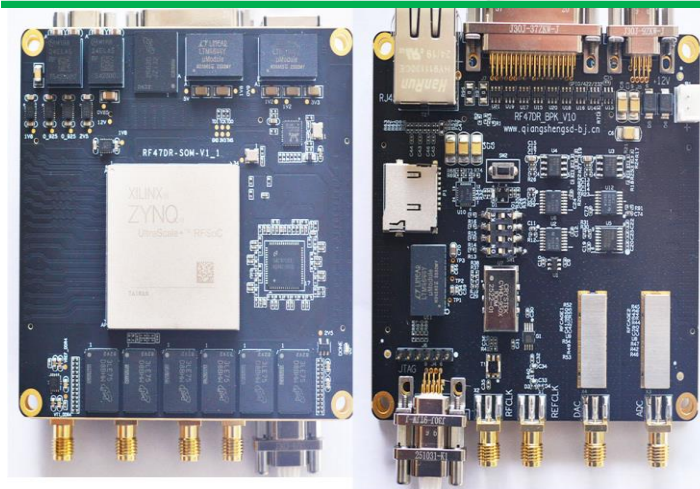
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
RF47DR-8R8T-V22	基于 RFSOC FPGA 的信号处理板

基于 RFSOC FPGA 的基带信号处理板

RF47DR-V50



技术指标

- FPGA 封装支持 47DR/48DR/27DR/28DR;
- RF 接口 (可扩展定义通道数):
 - 1 路 ADC (14-bit、5GSPS), 支持信号频段范围 10M~3G;
 - 1 路 DAC (14-bit、10GSPS), 支持信号频段范围 10M~3G;
 - 支持外部参考时钟和外部射频采样时钟;
- PS 性能:
 - 挂载 1 组 DDR4 接口, 8GB 容量, 64bit 2400MHz;
 - 1 路 RJ45 千兆网口;
 - 1 个 SD 卡槽;
 - 1 个 8GB EMMC;
 - 2 个 1Gbit QSPI flash 用于加载;
 - 1 路 JTAG 接口;
 - 1 路 RS422, 1 路 RS232;
- PL 性能:
 - 1 路 RS422, 1 路 RS232;
 - 挂载 1 组 DDR4 接口, 默认 4GB 容量, 32bit 2400MHz;
 - 12 路 PL 侧 GPIO 接口 (方向可控, 电平 3.3V);
- 物理与电气特征
 - 板卡尺寸: 8cm * 9cm
 - 板卡供电: 3A max@+12V (±5%)
 - 散热方式: 风冷/导冷散热

板卡概述

RF47DR_V50 是一款基于 XCZU47DR 的 1 收 1 发小尺寸 AD/DA 信号处理板, 板卡具有 1 路 5G 采样率 ADC 模拟输入接口、1 路 10G 采样率 DAC 模拟输出接口, 1 路外时钟输入接口, FPGA 的 ARM 上具有 1 个 RJ45 千兆以太网口、1 个 SD 卡座、2 个 PS 串口(1 路 RS232、1 路 RS422), PL 端也实现 1 路 RS232、1 路 RS422、并引出 12 个可控方向的 3.3V GPIO 信号; 以上 GPIO 和 4 路串口信号均通过一个 J30J-37ZKW 引出。FPGA 板载 1 组 EMMC、1 组 QSPIx8 程序加载 flash、1 组 64 位 PS DDR4 和 1 组 32 位 PL DDR4。该板卡可快速搭建并应用于多通道信号采集等场景。

软件支持

- 板上测试工程:
 - FPGA 各接口 demo;
 - 板上对外接口 demo;
- 可根据客户需求提供定制化算法与系统集成;

应用范围

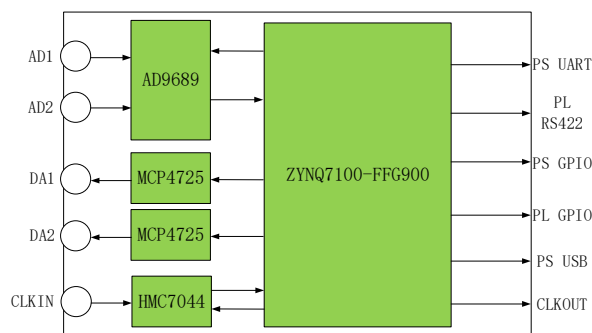
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
RF47DR-V50	基于 RFSOC FPGA 的小尺寸化信号处理板

基于 ZYNQ7 FPGA 的 ADDA 信号处理板

ZYNQ7-2ADC



技术指标

- FPGA 型号为 XC7Z100-2FFG900I;
- ADC 接口:
 - 2 路 14bit ADC, 最大采样率 2.5G (常用采样率 2.5G/2.4G/1.6G/1G/800M/500M/400M 等);
 - 2 路 12bit DAC, 最大采样率 200K, 主要用于闭环控制;
- PS 性能:
 - 挂载 1 组 DDR3 接口, 1GB 容量, 32bit 1333MHz;
 - 1 路 USB2.0 接口 (microUSB);
 - 1 个 SPI flash, 用于 boot;
 - 1 路 3.3V UART 串口 (对外);
 - 1 路板内调试串口;
 - 4 路 3.3V GPIO (对外);
- PL 性能:
 - 3 路 RS422 (对外);
 - 4 路 3.3V GPIO (对外);
- 物理与电气特征
 - 板卡尺寸: 7cm * 10cm (小尺寸)
 - 板卡供电: 1.5A max@+12V (±5%)
- 散热方式: 风冷/导热散热

板卡概述

ZYNQ7-2AD 信号处理板, 采用 Xilinx ZYNQ7100, 实现了 2 路高速 ADC 和 2 路低速 DAC 功能, 并支持外部同源参考时钟输入和输出。对外连接器上支持 4 路双向 PS GPIO、1 组 PS UART、4 路双向 PL GPIO、3 组 PL RS422 以及 1 个 USB 接口, ADC 最高采样率 2.5GSPS 和 DAC 最高采样率 200K, 适合于需要闭环控制的信号处理系统。

软件支持

- 板上测试工程:
 - FPGA 各接口 demo;
 - 板上对外接口 demo;
- 可根据客户需求提供定制化算法与系统集成;

应用范围

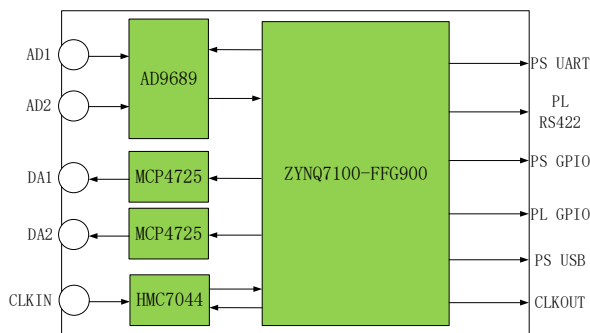
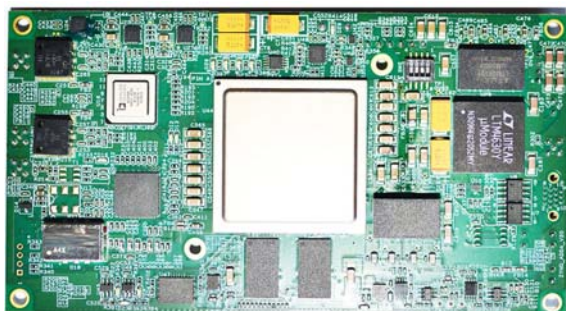
- 闭环控制;
- 信号处理;

订购信息

产品型号	产品描述
ZYNQ7_2ADC	基于 zynq FPGA 的 ADDA 信号处理板

基于 ZU9EG FPGA 的 ADDA 信号处理板

ZU9EG-2ADC



技术指标

- FPGA 型号为 XCZU9EG-2FFVB1156I;
- ADC 接口:
 - 2 路 14bit ADC, 最大采样率 3G (常用采样率 3G/2.5G/2.4G/1.6G/1G/800M/500M/400M 等);
 - 2 路 12bit DAC, 最大采样率 200K, 主要用于闭环控制;
- PS 性能:
 - 挂载 1 组 DDR4 接口, 2GB 容量, 32bit 2400MHz;
 - 2 个 SPI flash, 用于 boot;
 - 1 路 3.3V UART 串口 (对外);
 - 1 路板内调试串口;
 - 4 路 3.3V GPIO (对外);
- PL 性能:
 - 3 路 RS422 (对外);
 - 4 路 3.3V GPIO (对外);
- 物理与电气特征
 - 板卡尺寸: 7cm * 10cm (小尺寸)
 - 板卡供电: 1.5A max@+12V (±5%)
 - 散热方式: 风冷/导热散热

板卡概述

ZU9EG-2ADC 信号处理板, 采用 Xilinx XCZU9EG-2FFVB1156I, 实现了 2 路高速 ADC 和 2 路低速 DAC 功能, 并支持外部同源参考时钟输入和输出。对外连接器上支持 4 路双向 PS GPIO、1 组 PS UART、4 路双向 PL GPIO、3 组 PL RS422, ADC 最高采样率 3GSPS 和 DAC 最高采样率 200K, 适合于需要闭环控制的信号处理系统。

软件支持

- 板上测试工程:
 - FPGA 各接口 demo;
 - 板上对外接口 demo;
- 可根据客户需求提供定制化算法与系统集成;

应用范围

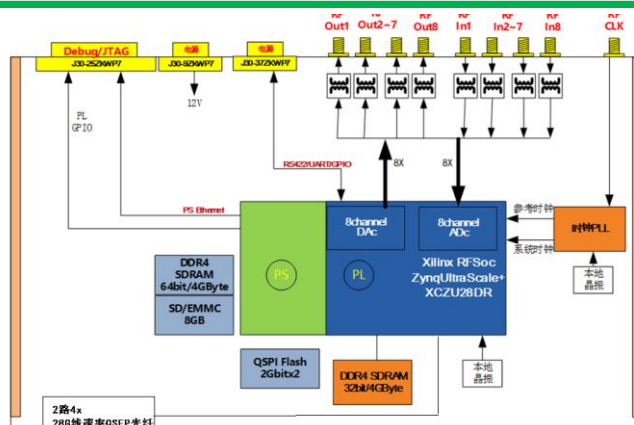
- 闭环控制;
- 信号处理;

订购信息

产品型号	产品描述
ZU9EG_2ADC	基于 zynq FPGA 的 ADDA 信号处理板

基于 RFSOC FPGA 的基带信号处理板

RF47DR-8R8T-V3



技术指标

- FPGA 封装支持 47DR 和 27DR;
- RF 接口:
 - 8 路 ADC (27DR:12-bit、4.096GSPS; 47DR 14-bit、5GSPS);
 - 8 路 DAC (27DR:14-bit、6.5536GSPS; 47DR 14-bit、9.8GSPS);
 - ADC 和 DAC 支持信号频段范围 200K~3G, 优化信号平坦度范围为 1M~1G;
- PS 性能:
 - 挂载 1 组 DDR4 接口, 4GB 容量, 64bit 2133MHz;
 - 1 路千兆网口 (J30J);
 - 1 个 SD 卡槽;
 - 1 个 64GB EMMC;
 - 2 路 UART;
- PL 性能:
 - 2 路隔离 RS422;
 - 1 路 RS485;
 - 27 路 PL 侧 GPIO 接口 (双向, 电平 3.3V);
 - 2 个 4x QSFP 光模块, 支持线速率 500M~24Gbps;
- 物理与电气特征
 - 板卡尺寸: 15cm * 17cm
 - 板卡供电: 3A max@+12V (±5%)
 - 散热方式: 风冷/导冷散热

板卡概述

RFSOC 数模混合信号处理卡, 采用 Xilinx ZYNQ UltraScale+ RFSoc 27DR 或 47DR, 实现了 8 路 ADC 和 8 路 DAC 端口, 并支持外部同源参考时钟。对外 J30J 上支持 27 路双向 GPIO、2 组 RS422、1 组 RS485、2 组 Uart 以及 1 个千兆网口, 27DR ADC 最高采样率 4.096GSPS 和 DAC 最高采样率 6.5536 GSPS; 47DR 的 ADC 采样率最高可达 5GSPS、DAC 最高采样率 9.8 GSPS, 分辨率 14bit。相比分立的 ADC 和 DAC 传统方式, 此方式集成在一起, 省去了 LVDS/204B 接口, 且无需考虑多通道同步, 非常适合 MIMO 应用。

软件支持

- 板上测试工程:
 - FPGA 各接口 demo;
 - 板上对外接口 demo;
- 可根据客户需求提供定制化算法与系统集成:

应用范围

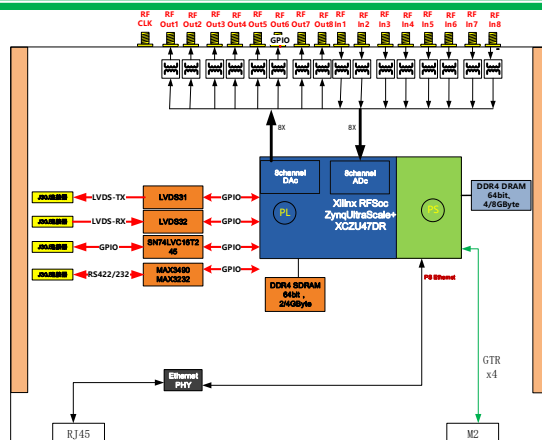
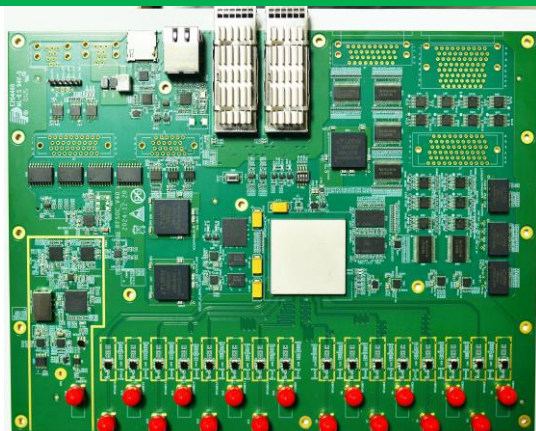
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
RF47DR-8R8T-V30	基于 RFSOC FPGA 的信号处理板

基于 RFSOC FPGA 的基带信号处理板

RF47DR-8R8T-V4



技术指标

- FPGA 封装支持 47DR 和 27DR;
- RF 接口:
 - 8 路 ADC (27DR:12-bit、4.096GSPS; 47DR 14-bit、5GSPS);
 - 8 路 DAC (27DR:14-bit、6.5536GSPS; 47DR 14-bit、10GSPS);
 - ADC 和 DAC 支持信号频段范围 1M~3G, 优化信号平坦度范围为 1M~1.2G(0.3dB);
- PS 性能:
 - 挂载 1 组 DDR4 接口, 4GB/8GB 容量, 64bit 2400MHz;
 - 1 路千兆网口 (RJ45);
 - 1 个 SD 卡槽;
 - 1 个 16GB EMMC;
 - 2 路 UART;
- PL 性能:
 - 2 路 RS232;
 - 2 路 RS422;
 - 32 路 TTL 输出 (3.3V/5V, 方向每 8 路可控);
 - 30 路 OC 门输出 (OC 电压最高 50V);
 - 32 路 LVDS 输出 (LVDS31);
 - 24 路 LVDS 输入 (LVDS32);
 - 2 个 4x QSFP 光模块, 支持线速率 500M~25Gbps;
- 物理与电气特征
 - 板卡尺寸: 15cm * 13cm
 - 板卡供电: 3A max@+12V (±5%)
 - 散热方式: 风冷/导热散热

板卡概述

RFSOC 数模混合信号处理卡, 采用 Xilinx ZYNQ UltraScale+ RFSoc 27DR 或 47DR, 实现了 8 路 ADC 和 8 路 DAC 端口, 并支持外部同源参考时钟。对外 J30J 上支持 27 路双向 GPIO、2 组 RS422、1 组 RS485、2 组 Uart 以及 1 个千兆网口, 27DR ADC 最高采样率 4.096GSPS 和 DAC 最高采样率 6.5536 GSPS; 47DR 的 ADC 采样率最高可达 5GSPS、DAC 最高采样率 10 GSPS, 分辨率 14bit。相比分立的 ADC 和 DAC 传统方式, 此方式集成在一起, 省去了 LVDS/204B 接口, 且无需考虑多通道同步, 非常适合 MIMO 应用。

软件支持

- 板上测试工程:
 - FPGA 各接口 demo;
 - 板上对外接口 demo;
- 可根据客户需求提供定制化算法与系统集成:

应用范围

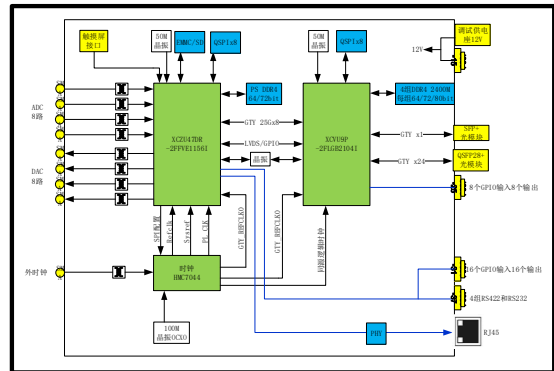
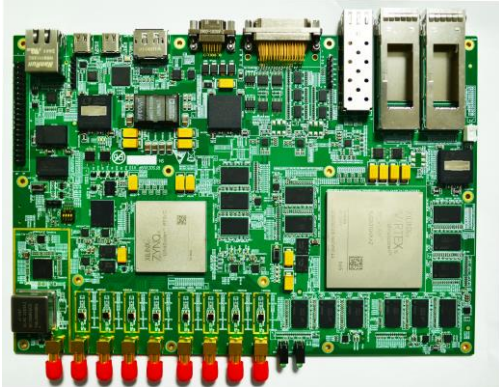
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
RF47DR-8R8T-V40	基于 RFSOC FPGA 的信号处理板

基于 RFSOC VU9P 的 FPGA 的基带信号处理板

RF47DR-VCU9P-V10



技术指标

- RFSOC(支持 47DR 和 27DR)+VU9P/13P FPGA;
- RF 接口:
 - 8 路 ADC (27DR:12-bit、4.096GSPS;47DR 14-bit、5GSPS);
 - 8 路 DAC (27DR:14-bit、6.5536GSPS; 47DR 14-bit、10GSPS);
 - ADC 和 DAC 支持信号频段范围 1M~6G;
- PS 性能:
 - 挂载 1 组 DDR4 接口, 4GB 容量, 64bit 2400MHz;
 - 1 路千兆网口 (RJ45);
 - 1 个 SD 卡槽;
 - 1 个 16GB EMMC;
 - 2 路 UART;
 - 1 个 DP 接口;
- PL 性能:
 - 对外 J30J 上若干 GPIO;
 - 2 个 100G 4x GTY 与 VU9P 互联;
 - 对外 8 寸触摸屏接口;
- VU9P/13P 性能:
 - 4 组 DDR4, 每组 4GB~16GB 容量;
 - 对外 2 个 100G QSFP28+, 1 个 SFP+光模块;
- 物理与电气特征
 - 板卡尺寸: 233.35mm * 160mm
 - 板卡供电: 5A @+12V (±5%)
 - 散热方式: 风冷/导冷散热

板卡概述

RFSOC 数模混合信号处理卡, 采用 Xilinx ZYNQ UltraScale+ RFSoc 27DR 或 47DR+VU9P/13P 架构, 实现了 8 路 ADC 和 8 路 DAC 端口, 并支持外部同源参考时钟。对外 J30J 上支持 40 路 GPIO、2 组 RS422、4 组 RS232、以及 1 个千兆网口, 27DR ADC 最高采样率 4.096GSPS 和 DAC 最高采样率 6.5536 GSPS; 47DR 的 ADC 采样率最高可达 5GSPS、DAC 最高采样率 10 GSPS, 分辨率 14bit。相比分立的 ADC 和 DAC 传统方式, 此方式集成在一起, 省去了 LVDS/204B 接口, 且无需考虑多通道同步, 非常适合 MIMO 应用。

软件支持

- 板上测试工程:
 - FPGA 各接口 demo;
 - 板上对外接口 demo;
- 可根据客户需求提供定制化算法与系统集成:

应用范围

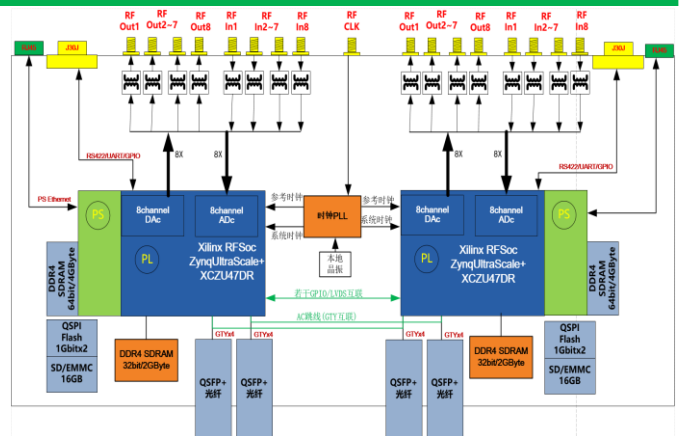
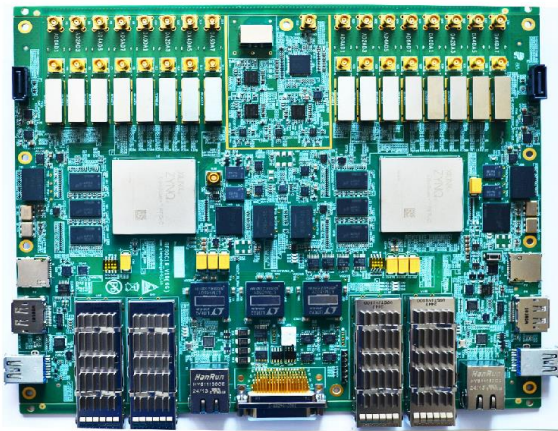
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
RF47DR-VU9P-V10	基于 RFSOC VU9P FPGA 的信号处理板

基于 RFSOC 的 16 发 16 收基带信号处理板

RFSOC16R16T_V10



技术指标

- 2片FPGA封装支持XCZU27及XCZU47DR-FFVE1156-2-i型号;
- RF接口:
 - 16路ADC(每片FPGA上8路), 14-bit、最高5GSPS采样率(27DR为12bit 4.096G), 10M~6G信号范围;
 - 16路DAC(每片FPGA上8路), 14-bit、9.8GSPS(27DR为14bit 6.5536G), 10M~6G信号范围;
- PS性能:
 - 每片FPGA上挂载1组DDR4接口, 2400MHz 64bit 4GB容量;
 - 每片FPGA上引出1路千兆网口(RJ45形式);
 - 每片FPGA上1个SD卡槽;
 - 每片FPGA上1个16GB EMMC;
 - 每片FPGA上2路UART;
- PL性能:
 - 每片FPGA上挂载1组DDR4接口, 2400MHz 32bit 2GB容量;
 - 每片FPGA上支持2组4x QSPF+光纤接口(可通过AC电容跳线为两个FPGA间互联的8xGTY);
 - 每片FPGA上2路非隔离通用RS422(J30J接口);
 - 每片FPGA上1路RS485(J30J接口);
 - 每片FPGA上引出若干GPIO接口(双向, 电平3.3V, J30J接口);
- 物理与电气特征
 - 板卡尺寸: 23.5cm * 18cm
 - 板卡供电: 8A max@+12V (±5%)
 - 散热方式: 风冷/导热散热

板卡概述

RFSOC 数模混合信号处理卡, 采用 2 片 Xilinx ZYNQ UltraScale+ RFSoc ZU47DR, 实现 16 路 ADC 和 16 路 DAC 端口, 并支持外部同源参考时钟。对外 J30J 引出若干 GPIO、RS422 等信号、每个 FPGA 各实现 1 个 RJ45 形式的千兆网口, 两个 FPGA 之间通过若干 GPIO/LVDS 和 GTY 进行互联。相比分立的 ADC 和 DAC 传统方式, 此方式集成在一起, 省去了 LVDS/204B 接口, 非常适合 MIMO 应用。

软件支持

- 板上测试工程:
 - FPGA 各接口 demo;
 - 板上对外接口 demo;
- 可根据客户需求提供定制化算法与系统集成;

应用范围

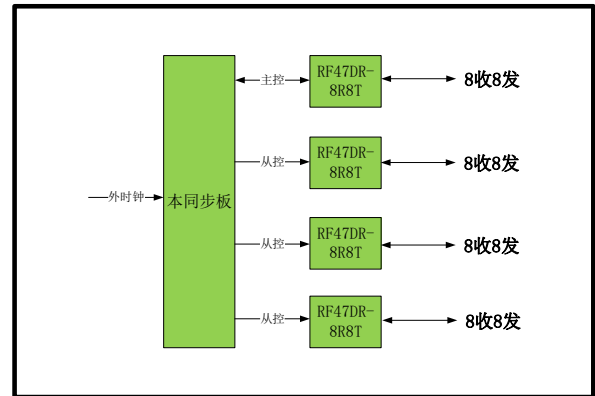
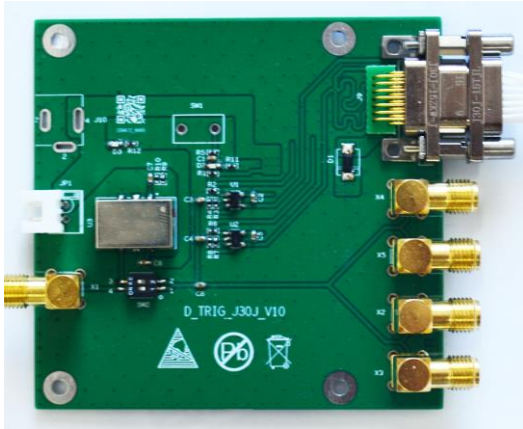
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
RFSOC16R16T_V10	基于 RFSOC 的 16 发 16 收基带信号处理板

用于 RFSOC 的 32 收 32 发同步板

RFSOC-SYNC-V10



技术指标

- 功能
 - 本地时钟功能;
 - 外部时钟输入功能 (所需参考时钟频率与采样率密切相关);
 - 4 路同步时钟输出;
 - J30J 上多路 GPIO 与每个 RFSOC 板连接, 用于同步控制;
- 物理与电气特征
 - 板卡尺寸: 5cm * 5cm
 - 板卡供电: 0.1A max@+3.3V (±5%)
- 散热方式: 无

板卡概述

RFSOC-SYNC 专和 RFSOC 板卡配套的同步板, 本同步板通过搭配本公司 RFSOC 系列板卡, 可实现多板卡级联同步功能, 此板做多支持 4 个 RFSOC47DR 板卡的级联, 实现 32 收 32 发的功能。

本同步板支持扩展定制, 可实现任意个 RFSOC47DR 板卡的级联, 以用于实现 64 收发/128 收发等功能。

软件支持

- 板上测试工程:
 - 多板同步功能 demo;

应用范围

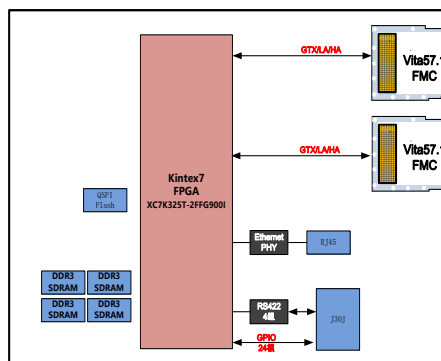
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
RFSOC-SYNC-V10	用于 RFSOC 的 32 发 32 收同步板

基于 Kintex7 FPGA 的双 FMC 信号处理板 (支持 100%国产率替代)

QSS7001



技术指标

- FPGA 性能:
 - 挂载 1 组 DDR3 接口, 64bit 1600MHz;
 - 对外 24 个 GPIO;
 - 对外 4 个 SMA 触发信号;
 - 对外 4 组全双工 RS422;
- FMC 接口:
 - 两个 FMC 接口;
 - 每个 FMC 上引出 8x GTX 信号;
 - 每个 FMC 上满互联 LA、HA 信号;
- 物理与电气特征
 - 板卡尺寸: 130 * 180mm
 - 板卡供电: 3A max@+12V (±5%)
- 散热方式: 风冷散热

板卡概述

QSS7001 是一款基于 Kintex7 系列 FPGA 的双 FMC 基带信号处理平台, 该平台采用 1 片 Xilinx 的 Kintex7 系列 FPGA XC7K325T 作为处理单元, 具有 2 个 FMC 子卡接口。板卡采用嵌入式非标结构, 适用于基带信号处理等场景。

软件支持

- 板上测试工程:
 - FPGA 各接口 demo;
 - 板上互联接口 demo;

应用范围

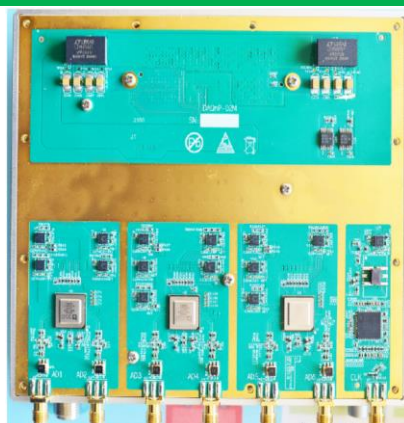
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
QSS7001	基于 Kintex7 FPGA+的双 FMC 信号处理板

基于 ZU19EG+ADC 的 6 通道 3G 采样处理板

ZU19EG_ADC_V10



技术指标

- FPGA 性能:
 - 1 片 XCZU19EG FPGA;
 - PS 上挂载 1 组 8GB DDR4 接口, 64/72bit 2400MHz;
 - PS 上挂载 2 片 QSPI FLASH 用于加载;
 - PS 上挂载 1 个 16GB EMMC;
 - PS 上对外航插千兆网 RJ45;
 - PS 上对外 1 个 SD 卡座;
 - PS 上对外 2 个 RS422 串口 (J30J);
 - PL 上挂载 1 组 8GB DDR4 接口, 64/72bit 2400MHz;
 - PL 上对外 8 个隔离 RS422 串口 (J30J);
 - PL 上对外引出 44 个 GPIO (可控方向);
 - FMC+接口: 24 路 GTH 和 34 对 LA 信号 (≥ 68 GPIO), 可搭配实现多种 AD/DA 接口功能;
- ADC 接口:
 - 3 片 AD9208, 6 路 3G 14bit ADC 采样 (支持定义其它功能及通道数);
 - 满量程输入约 6dBm;
 - 信号输入范围: 10M~8G 频率输入;
 - 支持外参考时钟输入;
- 物理与电气特征
 - 板卡尺寸: 13.5 * 15mm (不含连接器伸出板外尺寸)
 - 板卡供电: 5A max@+24V (供电范围 10V~36V)
- 散热方式: 风冷散热

板卡概述

ZU19EG_ADC 是一款基于 ZU19EG 的 6 通道小尺寸 ADC 信号处理设备, 具有 6 路 3G 采样率 ADC 模拟输入接口 (可快速扩展定义其他 ADDA 功能和通道数)、1 路 28V 电源接口, 1 路千兆网口、1 个 SD 卡座、2 路 PS 串口 (RS422)、8 路 PL 串口 (RS422), 44 个可控方向的 PL GPIO 口 (22 个 1.8V, 22 个 3.3V); FPGA 板载 1 组 16GB EMMC、1 组 QSPIx8 程序加载 flash、1 组 8GB 64 位 PS DDR4 和 1 组 8GB 64/72 位 PL DDR4。该板卡可快速搭建并应用于多通道信号采集等场景。

软件支持

- 板上测试工程:
 - FPGA 各接口 demo;
 - 板上互联接口 demo;

应用范围

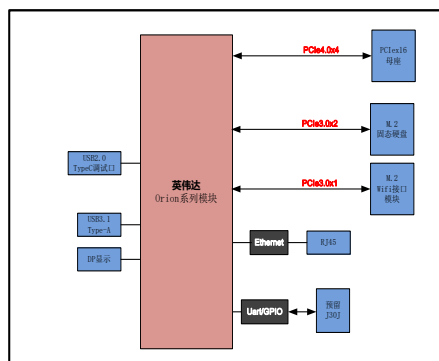
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
ZU19EG_ADC	基于 ZU19EG+ADC 的 6 通道 3G 采样信号处理板

基于英伟达 GPU 的 PCIe 信号处理母板

PCIE_GPU



技术指标

- GPU 性能:
 - 支持 Orin NX, 算力 157TOPS;
 - 支持 Orin Nano, 算力 67TOPS;
 - 支持修改定制 AGX Orin, 算力 275TOPS;
- 接口:
 - PCIe16 母座接口, 支持对插各类 FPGA 的 PCIe 侧插板;
 - USB3.1 接口, TYPE-A;
 - RJ45 千兆网口;
 - DP 显示接口;
 - USB2.0 调试口;
- 物理与电气特征
 - 板卡尺寸: 12 * 9cm
 - 板卡供电: 3A 典型@+12V (±5%)
- 散热方式: 风冷散热

板卡概述

PCIE_GPU 是一款基于英伟达 GPU 的 PCIe 接口处理平台, 可以对插各类 PCIe 侧插板, 支持各类 FPGA 信号通过 PCIe 接口送往英伟达 GPU。

软件支持

- 板上测试工程:
 - 预装英伟达 linux 系统;
 - FPGA 的 linux 测试 demo;
- 支持硬件开发定制;

应用范围

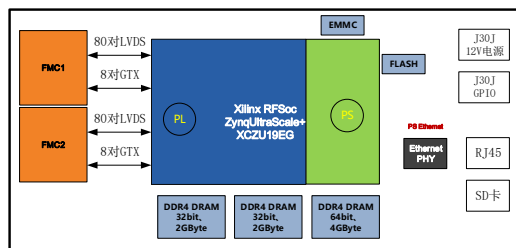
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
PCIE_GPU	基于英伟达 GPU 的 PCIe 信号处理母板

基于 ZU19EG 的 16 路 x4 MIPI 处理板

ZU19EG_MIPI_V10



技术指标

- FPGA 性能：
 - 1 片 XCZU19EG FPGA;
 - PS 上挂载 1 组 4GB DDR4 接口, 64bit 2400MHz;
 - PS 上挂载 2 片 QSPI FLASH 用于加载;
 - PS 上挂载 1 个 16GB EMMC;
 - PS 上对外千兆网 RJ45;
 - PS 上对外 1 个 SD 卡座;
 - PS 上对外 2 个调试串口 (USB 串口);
 - PL 上挂载 2 组 2GB DDR4 接口, 32bit 2400MHz;
 - PL 上对外引出若干个 GPIO;
 - 2 个 FMC 接口: 8 路 GTX 和 80 对 HA/LA/HB 信号, 可搭配实现多种接口功能;
- MIPI 接口：
 - FMC 支持 16 组 4x 的 MIPI 接口, 线速率支持 2.5G;
 - MIPI 可自由定义为收或者发;
- 物理与电气特征
 - 板卡尺寸: 15 * 15mm
 - 板卡供电: 3A max@+12V
- 散热方式: 导冷/风冷散热

板卡概述

ZU19EG_MIPI 是一款基于 ZU19EG 的双 FMC 信号处理设备, FMC 支持标准定义, 专门优化支持了 MIPI 信号, 可以支持 16 组 MIPI, 每组可支持 4x2.5G; 此外, 板上 1 路 12V 电源接口, 1 路千兆网口、1 个 SD 卡座、2 路 PS 串口、若干 GPIO 口; FPGA 板载 1 组 16GB EMMC、1 组 QSPIx8 程序加载 flash、1 组 4GB 64 位 PS DDR4 和 2 组 2GB 32 位 PL DDR4。该板卡可快速搭建并应用于多通道信号采集等场景。

软件支持

- 板上测试工程：
 - FPGA 各接口 demo;
 - 板上互联接口 demo;

应用范围

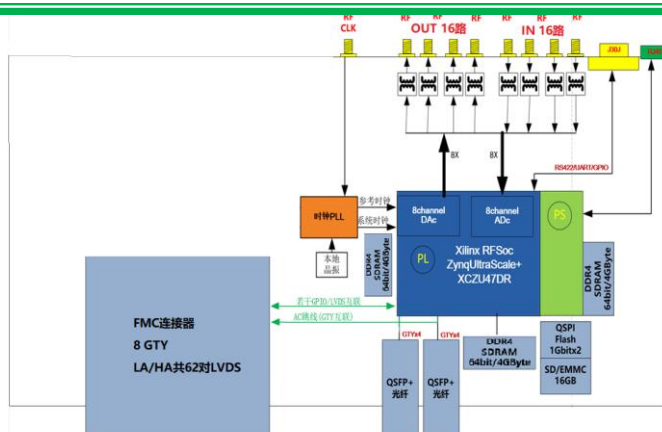
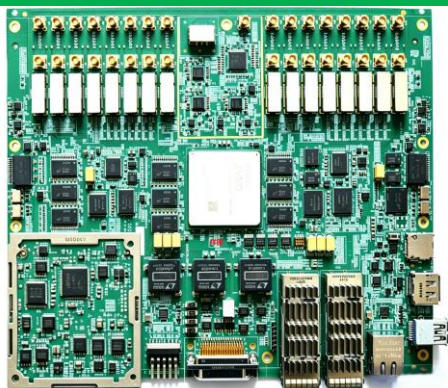
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
ZU19EG_MIPI	基于 ZU19EG 的双 FMC 的 16 通道 4x2.5G MIPI 信号处理板

基于 RFSOC 49DR 的 16 发 16 收基带信号处理板

RFSOC49DR_V10



技术指标

- 1 片 FPGA XCZU49DR-FFVF1760-2-i 型号;
- RF 接口:
 - 16 路 ADC, 14-bit、最高 2.5GSPS 采样率, 10M~6G 信号范围;
 - 16 路 DAC, 14-bit、10GSPS, 10M~5G 信号范围;
- PS 性能:
 - PS 上挂载 1 组 DDR4 接口, 2400MHz 64bit 4GB 容量;
 - PS 引出 1 路千兆网口 (RJ45 形式);
 - PS 上 1 个 SD 卡槽;
 - PS 上 1 个 16GB EMMC;
 - PS 上 2 路 PS_UART;
 - PS 上 1 个 NVME 接口和 1 个 SATA 接口;
 - PS 上 1 个 USB3.0 接口;
- PL 性能:
 - PL 挂载 2 组 DDR4 接口, 每组 2400MHz 64bit 4GB 容量;
 - 支持 2 组 4x 100G 的 QSPF28+光纤接口;
 - 每片 FPGA 上引出若干 GPIO 接口 (双向, 电平 3.3V, J30J 接口);
 - PL 引出 1 个 8x 的 PCIE 主机接口(OCULINK);
- FMC 性能:
 - 8 个 GTY (与 PCIE 的 8x 复用, 2 选 1);
 - HA/LA 共 62 对 LVDS;
- 物理与电气特征
 - 板卡尺寸: 23.5cm * 18cm
 - 板卡供电: 8A max@+12V (±5%)
- 散热方式: 风冷/水冷散热

板卡概述

本 RFSOC16R16T 板, 采用 1 片 Xilinx ZYNQ UltraScale+ RFSoC ZU49DR+FMC 扩展卡结构, 实现 16 路 ADC 和 16 路 DAC 端口, 并支持外部同源参考时钟。对外 J30J 引出若干 GPIO、RS422 等信号、FPGA 实现 1 个 RJ45 形式的千兆网口, 1 个 SD 卡, 1 个 EMMC, 1 个 NVME、1 个 SATA 座, 1 个 USB3.0 口; 并支持对外 PCIe x4 或 x8 的 OCULINK 主机接口、支持数据直接上传 PCIE 工控机/电脑。

软件支持

- 板上测试工程:
 - FPGA 各接口 demo;
 - 板上对外接口 demo;
- 可根据客户需求提供定制化算法与系统集成;

应用范围

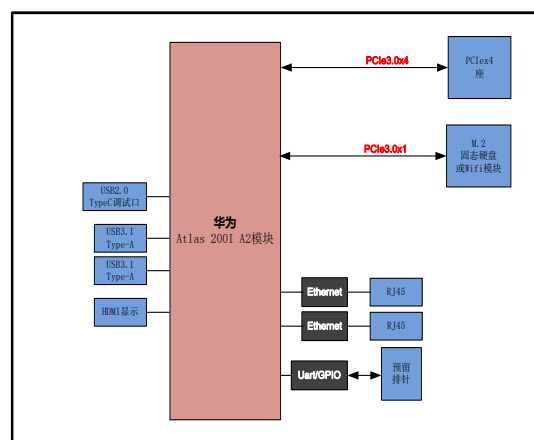
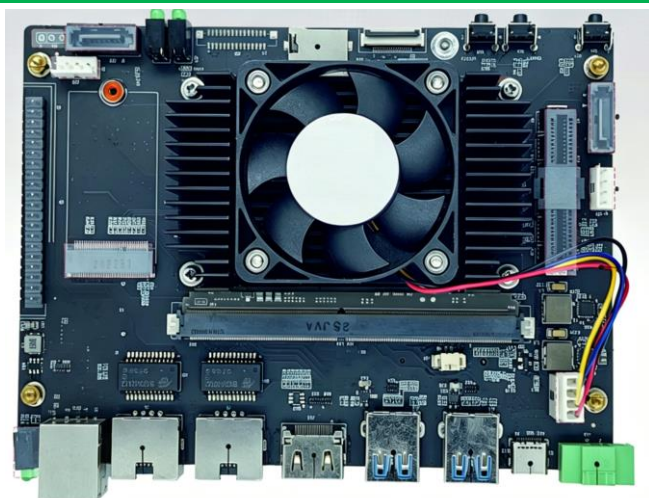
- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
RFSOC49DR_V10	基于 RFSOC49DR 的 16 发 16 收基带信号处理板

基于华为 GPU 的 PCIe 信号处理母板 (100%国产化)

PCIE_GPU-GC



技术指标

- GPU 性能:
 - Atlas 200I A2, 最大算力 20TOPS;
- 接口:
 - PCIe4 母座接口, 支持对插各类 FPGA 的 PCIe 侧插板;
 - USB3.1 接口, TYPE-A;
 - RJ45 千兆网口;
 - HDMI 显示接口;
 - USB2.0 调试口;
- 物理与电气特征
 - 板卡尺寸: 12 * 9cm
 - 板卡供电: 5A 典型@+12V (±5%)
- 散热方式: 风冷散热

板卡概述

PCIE_GPU 是一款基于 GPU 的 PCIe 接口处理平台, 可以对插各类 PCIe 侧插板, 支持各类 FPGA 信号通过 PCIe 接口送往 GPU。

支持将 Atlas 200I A2 模块定制到 FMC 子卡上。

软件支持

- 板上测试工程:
 - 预装 ubuntu linux 系统;
 - FPGA 的 linux 测试 demo;
- 支持硬件开发定制;

应用范围

- 软件无线电;
- 雷达与基带信号处理;

订购信息

产品型号	产品描述
PCIE_GPU-GC	基于华为 Atlas 200I A2 GPU 的 PCIe 信号处理母板